

## OFDMA SIGNAL TRANSMITTER AND ITS METHOD

Publication number: JP11346203

Publication date: 1999-12-14

Inventor: UESUGI MITSURU

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- International: H04L5/02; H04L27/26; H04L5/02; H04L27/26; (IPC1-7):  
H04J11/00

- european: H04L5/02Q; H04L27/26M3

Application number: JP19980153214 19980602

Priority number(s): JP19980153214 19980602

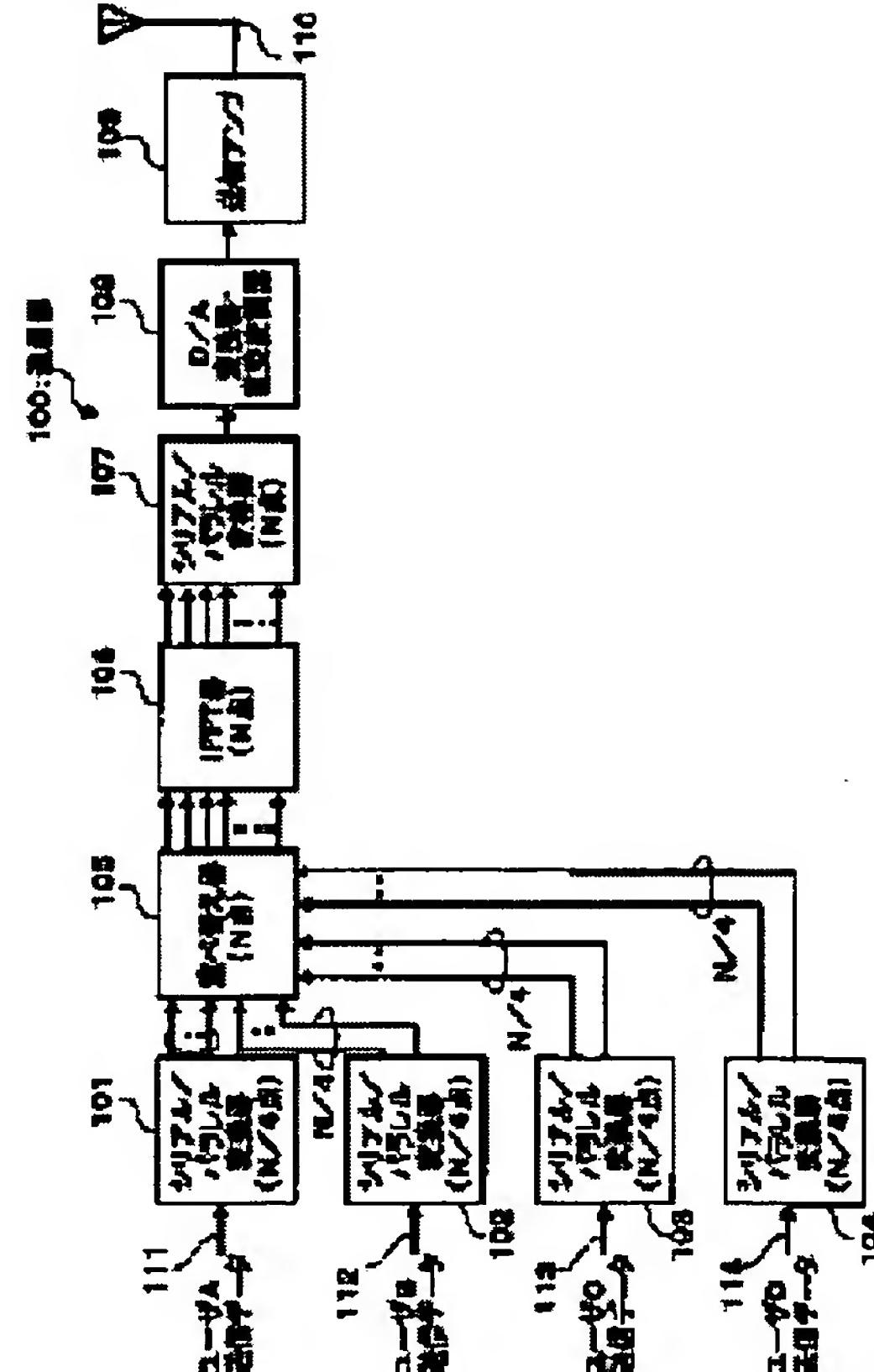
Also published as:

- EP1001566 (A1)
- WO9963691 (A)
- US6726297 (B1)
- CN1538649 (A)

[Report a data error](#) [Help](#)

### Abstract of JP11346203

**PROBLEM TO BE SOLVED:** To reduce the amount of arithmetic operations and the power consumption and to enhance the reception quality. **SOLUTION:** Each of plural serial/parallel converters 101-104 in a transmission section 100 that transmits an orthogonal frequency division multiple access OFDMA signal converts each of plural serial signals into a parallel signal, a rearrangement device 105 rearranges the plural converted parallel signals at an interval of 2's power to assign subcarriers, an inverse fast Fourier transform IFFT device 106 converts the parallel signals into time waveform by conducting inverse Fourier transform of a variable number at points depending on the number of the rearranged parallel signals, a parallel/serial converter 107 converts the converted parallel signals into serial signals, a D/A conversion/orthogonal modulator 108 converts the serial signal obtained through the conversion into analog signals and then into high frequency signals, are transmitted. Thus, the amount of arithmetic operations and the power consumption are reduced.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-346203

(43) 公開日 平成11年(1999)12月14日

(51) Int.Cl.<sup>6</sup>

H 0 4 J 11/00

識別記号

F I

H 0 4 J 11/00

Z

審査請求 未請求 請求項の数21 O L (全 27 頁)

(21) 出願番号 特願平10-153214

(22) 出願日 平成10年(1998)6月2日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 上杉 充

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

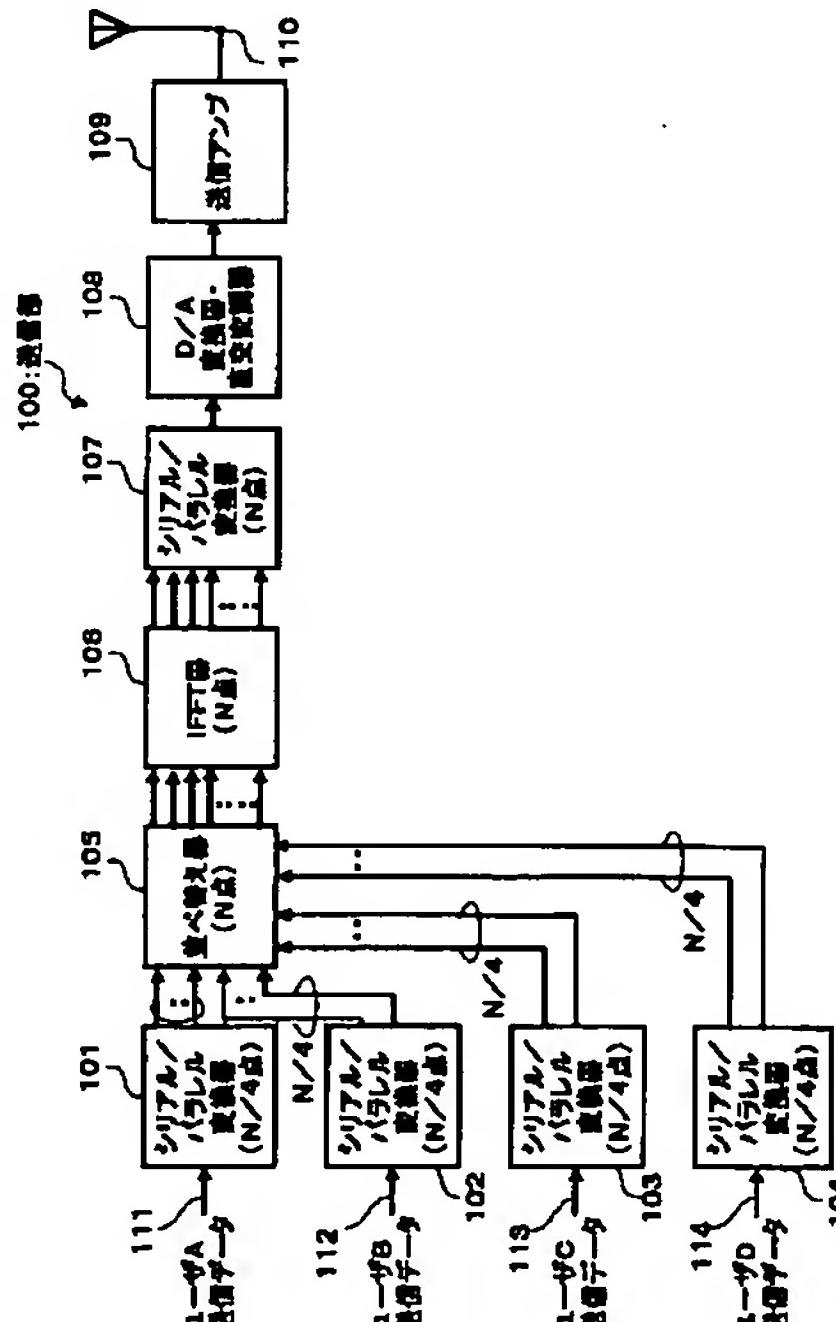
(74) 代理人 弁理士 鶴田 公一

(54) 【発明の名称】 OFDMA信号伝送装置及び方法

(57) 【要約】

【課題】 演算量の削減及び消費電力を低減することができ、更に受信品質を向上させることができるようにすること。

【解決手段】 OFDMA信号伝送を行う送信部100を、複数のシリアル／パラレル変換器101～104によって、複数の直列信号の各々を並列信号に変換し、この変換された複数の並列信号を並べ替え器105で、2のべき乗間隔に並べ替えてサブキャリアの割り当てを行い、IFFT器106で、その並べ替えられた並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換し、この変換された並列信号をパラレル／シリアル変換器107で直列信号に変換し、この変換された直列信号をD/A変換・直交変調器108で、アナログ信号に変換した後、高周波信号へ変換して放射するように構成し、これによって、演算量の削減及び消費電力が削減される。



## 【特許請求の範囲】

【請求項1】 複数の直列信号の各々を並列信号に変換する複数のシリアル／パラレル変換手段と、前記変換された複数の並列信号を2のべき乗間隔に並べ替えてサブキャリア割り当てを行う並べ替え手段と、この並べ替え手段から出力される並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列信号を直列信号に変換するパラレル／シリアル変換手段と、前記変換された直列信号をアナログ信号に変換するD/A変換手段と、前記アナログ信号を高周波信号へ変換する直交変調手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項2】 直列信号を並列信号に変換するシリアル／パラレル変換手段と、前記変換された並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列信号を直列信号に変換するパラレル／シリアル変換手段と、前記変換された直列信号をアナログ信号に変換するD/A変換手段と、前記アナログ信号を高周波信号へ変換する直交変調手段と、前記高周波信号を増幅する增幅手段とを備えた複数系列の信号処理手段と、この複数系列の信号処理手段からの増幅信号を混合する混合手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項3】 OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調する直交復調手段と、前記直交復調された信号をディジタル信号に変換するA/D変換手段と、前記ディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理手段と、この複数系列の信号処理手段からの直列信号を合成する合成手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項4】 OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調する直交復調手段と、前記直交復調された信号をディジタル信号に変換するA/D変換手段と、前記ディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理手段と、この複数系列の信号処理手段のうち1と2系列目の直列信号の合成、1～3系列目の直列信号の合成、…、1～N系列目の直列信号の合成を各々行う合成手段と、前記1～N系列目の直列信号の合成信号を除く前記合成手段からの合成信号、及び1系列目の信号処理手段からの直列信号の誤りを検出する誤り検出手段と、前記誤りの検出されない信号を選択して受信データとする選択手段と、前記A/D変換手

段と2系列目以降の信号処理手段との間に接続され、前記誤り検出手段が前段系列の信号処理手段からの信号の誤りを検出した場合に前記A/D変換手段からのディジタル信号をその後段系列の信号処理手段へ通過させるスイッチ手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項5】 直列データを並列化して周波数軸上に配置したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのちアナログの高周波信号へ変換して送信する送信手段と、この送信手段から送信された信号を直交復調する直交復調手段と、前記直交復調された信号をディジタル信号に変換するA/D変換手段と、前記ディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フィルタリング手段と、帯域制限された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するFFT手段と、前記FFT手段からの各々の信号を直列信号に変換して各固有周波数の信号を得るパラレル／シリアル変換手段とを有する受信手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項6】 直列データを並列データに変換するパラレル／シリアル変換手段と、前記並列データを逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列データを直列データに変換するパラレル／シリアル変換手段と、前記直列データをアナログ信号に変換するD/A変換手段と、前記アナログ信号と複数の中心周波数の異なる搬送波とを直交変調する直交変調手段と、前記直交変調された複数の信号を混合する混合手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項7】 直列データを並列データに変換するパラレル／シリアル変換手段と、前記並列データを逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列データを直列データに変換するパラレル／シリアル変換手段と、前記直列データの周波数変換を行う周波数変換手段と、前記周波数変換されたデータと前記直列データとを加算する加算手段と、前記加算されたデータをアナログ信号に変換するD/A変換手段と、前記アナログ信号を直交変調する直交変調手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項8】 周波数ダイバーシティ受信された信号を直交復調する直交復調手段と、前記直交復調された信号をディジタル信号に変換するA/D変換手段と、前記ディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フ

ィルタリング手段と、前記帯域が制限された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するFFT手段と、前記FFT手段からの各々の信号を直列信号に変換して各固有周波数の信号を得るパラレル／シリアル変換手段と、前記各固有周波数の信号を複数個毎に合成して複数の受信データを得る合成手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項9】 周波数ダイバーシチ受信された信号を直交復調する直交復調手段と、前記直交復調された信号をディジタル信号に変換するA/D変換手段と、前記ディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フィルタリング手段と、前記帯域が制限された各ベースバンド信号を複数個毎に合成する合成手段と、前記合成された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するFFT手段と、前記FFT手段からの各々の信号を直列信号に変換して複数の受信データを得るパラレル／シリアル変換手段と、を具備することを特徴とするOFDMA信号伝送装置。

【請求項10】 請求項1、2、3、4、8、9のいずれかに記載のOFDMA信号伝送装置、を具備することを特徴とする基地局装置。

【請求項11】 請求項1乃至請求項7のいずれかに記載のOFDMA信号伝送装置、を具備することを特徴とする移動局装置。

【請求項12】 請求項1、2、3、4、8、9のいずれかに記載のOFDMA信号伝送装置を基地局装置に、請求項1乃至請求項7のいずれかに記載のOFDMA信号伝送装置を移動局装置に具備することを特徴とする移動体通信システム。

【請求項13】 複数の直列信号の各々を並列信号に変換した後、2のべき乗間隔に並べ替えてサブキャリア割り当てを行い、この割り当てが行われた並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換し、この変換された並列信号を直列信号に変換し、この変換された直列信号をアナログ信号に変換したのち高周波信号へ変換することを特徴とするOFDMA信号伝送方法。

【請求項14】 直列信号を並列信号に変換し、この変換された並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換したのち直列信号に変換し、更にアナログ信号に変換し、この変換されたアナログ信号を高周波信号へ変換したのち増幅する複数系列の信号処理を行い、この複数系列の信号処理により得られた増幅信号を混合することを特徴とするOFDMA信号伝送方法。

【請求項15】 OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調したのちディジタル信号に変換し、このディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理を行い、この複数系列の信号処理により得られた直列信号を合成することを特徴とするOFDMA信号伝送方法。

10 【請求項16】 OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調したのちディジタル信号に変換し、このディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理を行い、この複数系列の信号処理で得られる1と2系列目の直列信号の合成、1～3系列目の直列信号の合成、…、1～N系列目の直列信号の合成を各々行い、前記1～N系列目の直列信号の合成信号

20 を除く各合成信号及び1系列目の信号処理で得られた直列信号の誤り検出を行い、この誤り検出において誤りの検出されない信号を選択して受信データとし、前記誤り検出において前段系列の信号処理で得られた信号の誤りが検出された場合に、前記直交変調後のディジタル信号を、前記前段系列の次の系列で処理することを特徴とするOFDMA信号伝送方法。

【請求項17】 直列データを並列化して周波数軸上に配置したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのちアナログの高周波信号へ変換して送信し、この送信された信号を直交復調した後、ディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域制限し、この帯域制限された各々の信号を並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この周波数軸上の信号を直列信号に変換して各固有周波数の信号を得ることを特徴とするOFDMA信号伝送方法。

30 【請求項18】 直列データを並列データに変換したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのちアナログ信号に変換し、このアナログ信号と複数の中心周波数の異なる搬送波とを直交変調し、この直交変調された複数の信号を混合することを特徴とするOFDMA信号伝送方法。

40 【請求項19】 直列データを並列データに変換したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのち周波数変換を行い、この周波数変換されたデータと前記直列データとを加算し、この加算されたデータをアナログ信号に変換したのち直交変調することを特徴とするOFDMA

信号伝送方法。

【請求項20】周波数ダイバーシチ受信された信号を直交復調したのちディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域制限を行い、この帯域制限された各々の信号を並列信号に変換したのちフーリエ変換して周波数軸上の信号に変換し、この変換された各々の信号を直列信号に変換して各固有周波数の信号を取得し、この各固有周波数の信号を複数個毎に合成して複数の受信データを得ることを特徴とするOFDMA信号伝送方法。

【請求項21】周波数ダイバーシチ受信された信号を直交復調したのちディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域制限し、この帯域制限された各ベースバンド信号を複数個毎に合成したのち並列信号に変換し、この変換された各々の並列信号をフーリエ変換して周波数軸上の信号に変換したのち直列信号に変換して複数の受信データを得ることを特徴とするOFDMA信号伝送方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】本発明は移動体通信システムの基地局又は移動局における送受信装置などに適用されるOFDMA(Orthogonal Frequency Division Multiple Access)信号伝送装置及び方法に関する。

##### 【0002】

【従来の技術】従来から移動体通信では、マルチバスフェージングの克服と、伝送品質の向上が必須である。マルチバスフェージングに対してはシンボルレートを下げることでそれを克服することができるが、高速データを伝送するためにはマルチキャリア化を行う必要がある。

【0003】OFDM(Orthogonal Frequency Division Multiplexing)は、マルチキャリア伝送方式の一つで、サブキャリア同士が直交するように、サブキャリア同士の間隔をシンボルレート分の1に設定する方式であり、マルチキャリア伝送において最もサブキャリア間隔を狭めることができる方式である。

【0004】また、OFDMAは、OFDMを使用して複数のユーザが多元接続を行う方式である。

【0005】従来のOFDMA用データ伝送装置では、多元アクセスを行う場合に、周波数分割や時間分割を行う方法が提案されている。また、周波数方向および時間方向にダイバーシチを行うことで誤り訂正能力を向上させることも検討されている。

【0006】図16は、従来のOFDMA信号伝送装置における送信部のブロック図を示す。図17は従来のOFDMA信号伝送装置における受信部のブロック図を示す。

【0007】図16に示す送信部1600は、シリアル

／パラレル変換器1601と、IFFT(Inverse Fast Fourier Transform)器1602と、パラレル／シリアル変換器1603と、D/A変換・直交変調器1604と、送信アンプ1605と、送信アンテナ1606とを備えて構成されている。

【0008】図17に示す受信部1700は、受信アンテナ1701と、直交復調・A/D変換器1702と、シリアル／パラレル変換器1703と、FFT(Fast Fourier Transform)1704と、パラレル／シリアル変換器1705とを備えて構成されている。

【0009】このような構成の送信部1600及び受信部1700を備えたOFDMA信号伝送装置による従来のOFDM送受信の動作を説明する。但し、送信部1600及び受信部1700は、図示せぬ移動体通信システムの基地局及び移動局に備えられているものとする。

【0010】まず、基地局から移動局へ下り信号が送信される場合の動作を説明する。下りのOFDMAの場合、移動局毎にどのようにサブキャリアを割り当てても、OFDMの帯域の全てのサブキャリアがある場合と同じ動作をする。

【0011】図16に示す送信データ1607は、各移動局宛のデータであり、これらがまとめてシリアル／パラレル変換器1601で並列に変換される。この場合、サブキャリア数をNとしているので、変換後はN個の複素数値となる。

【0012】ここで、余ったサブキャリアのところには0が置かれることとなる。この結果をIFFT器1602で、N点の逆フーリエ変換を行うことで時間波形に直し、パラレル／シリアル変換器1603でN点の時系列を時間順に並べ、D/A変換・直交変調器1604でアナログ波形に変換してから直交変調して高周波に変換し、送信アンプ1605で増幅して送信アンテナ1606から放射する。

【0013】一方、移動局では、その放射された信号を図17に示す受信アンテナ1701で受信し、直交復調・A/D変換器1702で復調してからディジタル値に変換し、それをシリアル／パラレル変換器1703でNサンプル毎に並列化してからFFT器1704でフーリエ変換して周波数軸上の信号に変換する。更に、その変換された信号をパラレル／シリアル変換器1705で直列化して受信データ1706とする。

【0014】このように、下り信号に対しては全サブキャリアが完全に直交しているため、各信号間の干渉がほとんどない状態で伝送できる。

【0015】次に、移動局から基地局へ上り信号が送信される場合の動作を説明する。上りのOFDMAの場合、多元接続の方法として、サブキャリアで分離する方法と、時間で分離する方法、あるいはそれらを混合した方法がある。

【0016】全サブキャリアを用いて時間分割を行う場

合は、下り信号と同様の動作で、送信のON/OFFが加わるだけである。

【0017】サブキャリアを分割する場合について説明する。ある一つの移動局について考える。移動局は送信データ1607を、シリアル/パラレル変換器1601で並列に変換する。移動局に割り当てられたサブキャリア数をNとすると、変換後はN個の複素数値となる。Nは最大のサブキャリア数であるN以下である。

【0018】IFFT器1602でN点の逆フーリエ変換を行うことで時間波形に直し、パラレル/シリアル変換器1603でN点の時系列を時間順に並べ、D/A変換・直交変調器1604でアナログ波形に変換してから直交変調して高周波へ変換し、送信アンプ1605で増幅して送信アンテナ1606から放射する。

【0019】基地局は、複数の移動局から、サブキャリアの異なる信号を受信する。受信アンテナ1701で複数の移動局から放射された信号の合成信号を受信し、直交復調・A/D変換器1702で復調してからディジタル値に変換し、それをシリアル/パラレル変換器1703でNサンプル毎に並列化してからFFT器1704でフーリエ変換して周波数軸上の信号に変換する。更に、その変換された信号をパラレル/シリアル変換器1705で直列化して受信データ1706とする。

【0020】上り信号に対しては、移動局毎に周波数オフセットが存在したり最大ドップラー周波数が異なると、全サブキャリアが完全には直交しないが、シンボルレートに対してこれらの影響が小さければ各信号間の干渉がほとんどない状態で伝送できる。

#### 【0021】

【発明が解決しようとする課題】しかし、上記従来のOFDMA信号伝送装置においては、以下に①～⑥で記述する課題があった。

【0022】①下り信号を受信する場合に、FFTを行って始めて分離できるため、移動局ですら自分に割り当てられたサブキャリアのみでなく、OFDM帯域の全てのサブキャリアのデータを復調しなければならないため、例えトラフィックが小さくても、常にサブキャリア数と同じだけのA/D変換器やFFT器が必要となり、回路規模が大きくなると共に、消費電力が大きくなっていた。

【0023】②基地局は、OFDM全ユーザ（全移動局）の信号を合成してから送信アンプで増幅するため、ダイナミックレンジが大きく、非線形歪みを抑えることが困難であった。

【0024】③基地局での AFC (Automatic Frequency Control)は、全OFDM帯域に対してしか行えないため、移動局毎に異なる周波数オフセットや最大ドップラー周波数が大きい場合に、劣化が大きくなってしまう。

【0025】④周波数ダイバーシチを行う場合、移動局における送信側のFFTにおいて、当該移動局に割り

当てられていない帯域の分も含む点数に対して計算しなければならないため、消費電力が大きくなってしまう。

【0026】⑤周波数ダイバーシチを行う場合の受信側では、OFDMの全帯域に対してFFTを行ってから合成するため、消費電力が大きくなってしまう。

【0027】⑥FFTやIFFTは、点の数をNとすると $N \cdot \log_2 N$ に比例する演算量であるが、入力に0の点があっても演算量を削減することができない。

10 【0028】本発明は、演算量の削減及び消費電力を低減することができ、更に受信品質を向上させることができるとするOFDMA信号伝送装置及び方法を提供することを目的とする。

#### 【0029】

【課題を解決するための手段】本発明は、上記課題を解決するため、以下の構成とした。

【0030】請求項1記載のOFDMA信号伝送装置は、複数の直列信号の各々を並列信号に変換する複数のシリアル/パラレル変換手段と、前記変換された複数の並列信号を2のべき乗間隔に並べ替えてサブキャリア割り当てを行う並べ替え手段と、この並べ替え手段から出力される並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列信号を直列信号に変換するパラレル/シリアル変換手段と、前記変換された直列信号をアナログ信号に変換するD/A変換手段と、前記アナログ信号を高周波信号へ変換する直交変調手段と、を具備する構成とした。

【0031】この構成により、伝送する情報量の増減によって並べ替え手段で使用するサブキャリアの間隔を変更して2のべき乗の間隔にすることで、伝送する情報量が少ない場合に逆フーリエ変換の点数を削減して総演算量を低減させることができ、これによって低消費電力化を図ることができる。

【0032】また、請求項2記載のOFDMA信号伝送装置は、直列信号を並列信号に変換するシリアル/パラレル変換手段と、前記変換された並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換するIFFT手段と、このIFFT手段から出力される並列信号を直列信号に変換するパラレル/シリアル変換手段と、前記変換された直列信号をアナログ信号に変換するD/A変換手段と、前記アナログ信号を高周波信号へ変換する直交変調手段と、前記高周波信号を増幅する増幅手段とを備えた複数系列の信号処理手段と、この複数系列の信号処理手段からの増幅信号を混合する混合手段と、を具備する構成とした。

【0033】この構成により、伝送する情報量が少ない場合に逆フーリエ変換の点数を削減することにより総演算量を低減させて低消費電力化を図ることができ、複数の信号を異なる増幅手段で増幅することにより1個の増幅手段当たりのダイナミックレンジを低減させることができ

できるので低消費電力化を図ることができる。

【0034】また、請求項3記載のO F DMA信号伝送装置は、O F DMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調する直交復調手段と、前記直交復調された信号をデジタル信号に変換するA／D変換手段と、前記ディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理手段と、この複数系列の信号処理手段からの直列信号を合成する合成手段と、を具備する構成とした。

【0035】この構成により、フーリエ変換の演算量は、信号点数をNとすると $N \cdot \log_2 N$ に比例するので、点数が半分のフーリエ変換の手段を2個備えると $N \cdot \log_2 (N/2)$ 、点数が $1/4$ のフーリエ変換の手段を4個備えると $N \cdot \log_2 (N/4)$ となっていざれもN点フーリエ変換の手段より総演算量は少なくなるため、この構成によって総演算量を削減することができ、これによって消費電力を削減することができる。

【0036】また、請求項4記載のO F DMA信号伝送装置は、O F DMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調する直交復調手段と、前記直交復調された信号をデジタル信号に変換するA／D変換手段と、前記ディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理手段と、この複数系列の信号処理手段のうち1と2系列目の直列信号の合成、1～3系列目の直列信号の合成、…、1～N系列目の直列信号の合成を各々行う合成手段と、前記1～N系列目の直列信号の合成信号を除く前記合成手段からの合成信号、及び1系列目の信号処理手段からの直列信号の誤りを検出する誤り検出手段と、前記誤りの検出されない信号を選択して受信データとする選択手段と、前記A／D変換手段と2系列目以降の信号処理手段との間に接続され、前記誤り検出手段が前段系列の信号処理手段からの信号の誤りを検出した場合に前記A／D変換手段からのディジタル信号をその後段系列の信号処理手段へ通過させるスイッチ手段と、を具備する構成とした。

【0037】この構成により、受信品質がよい場合は、受信信号のうち最初の部分のみを使用して少ない演算量で受信演算が完了できることから、請求項3より更に平均消費電力を低減させることができる。

【0038】また、請求項5記載のO F DMA信号伝送装置は、直列データを並列化して周波数軸上に配置したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのちアナログの高周波信号へ変換して送信する送信手段と、この送

信手段から送信された信号を直交復調する直交復調手段と、前記直交復調された信号をデジタル信号に変換するA／D変換手段と、前記デジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フィルタリング手段と、帯域制限された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するF F T手段と、前記F F T手段からの各々の信号を直列信号に変換して各固有周波数の信号を得るパラレル／シリアル変換手段とを有する受信手段と、を具備する構成とした。

【0039】この構成により、異なる周波数の受信信号毎にそれぞれの信号を低域信号に変換することができるので、フーリエ変換の1つ1つの演算量を小さくすることができますので総演算量を削減することができ、これによって、消費電力の削減を図ることができる。更に、各受信信号を分離するので、各々の信号に対して周波数変換手段で、個別の自動周波数制御を行うことでユーザ毎に異なる周波数オフセットを補償することが可能となり、これによって、受信性能の向上を図ることができます。

【0040】また、請求項6記載のO F DMA信号伝送装置は、直列データを並列データに変換するパラレル／シリアル変換手段と、前記並列データを逆フーリエ変換を行って時間波形に変換するI F F T手段と、このI F F T手段から出力される並列データを直列データに変換するパラレル／シリアル変換手段と、前記直列データをアナログ信号に変換するD／A変換手段と、前記アナログ信号と複数の中心周波数の異なる搬送波とを直交変調する直交変調手段と、前記直交変調された複数の信号を混合する混合手段と、を具備する構成とした。

【0041】この構成により、周波数ダーバーシチを行う場合に、D／A変換手段までは、1系統の処理で済むため、I F F T手段の演算を大幅に削減することができ、これによって、消費電力を削減することができる。

【0042】また、請求項7記載のO F DMA信号伝送装置は、直列データを並列データに変換するパラレル／シリアル変換手段と、前記並列データを逆フーリエ変換を行って時間波形に変換するI F F T手段と、このI F F T手段から出力される並列データを直列データに変換するパラレル／シリアル変換手段と、前記直列データの周波数変換を行う周波数変換手段と、前記周波数変換されたデータと前記直列データとを加算する加算手段と、前記加算されたデータをアナログ信号に変換するD／A変換手段と、前記アナログ信号を直交変調する直交変調手段と、を具備する構成とした。

【0043】この構成により、周波数ダイバーシチを行う際に、ディジタル処理で周波数が離れた異なるサブキャリアに同一の信号を載せる処理を行うことができるの

で、IFFT手段の演算量を削減することができ、これによって、消費電力を削減することができる。更に請求項6に比べて直交変調手段などのアナログ回路を削減することができる。

【0044】また、請求項8記載のOFDMA信号伝送装置は、周波数ダイバーシチ受信された信号を直交復調する直交復調手段と、前記直交復調された信号をデジタル信号に変換するA/D変換手段と、前記デジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フィルタリング手段と、前記帯域が制限された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するFFT手段と、前記FFT手段からの各々の信号を直列信号に変換して各固有周波数の信号を得るパラレル／シリアル変換手段と、前記各固有周波数の信号を複数個毎に合成して複数の受信データを得る合成手段と、を具備する構成とした。

【0045】この構成により、各周波数のキャリア群に対するFFT手段の演算を、低域信号に変換された後に行うため、1つ1つのFFT手段の演算量が少なくなり、全体として一括してFFTを行うよりも総演算量が少なくて済み、それによる消費電力の削減を図ることができる。更に、この構成では、各受信信号毎に異なる自動周波数制御を行うことで、送信機個別の周波数オフセットを補償することもできる。

【0046】また、請求項9記載のOFDMA信号伝送装置は、周波数ダイバーシチ受信された信号を直交復調する直交復調手段と、前記直交復調された信号をデジタル信号に変換するA/D変換手段と、前記デジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換する周波数変換手段と、前記帯域毎に区切られたベースバンド信号各々の帯域を制限する低域フィルタリング手段と、前記帯域が制限された各ベースバンド信号を複数個毎に合成する合成手段と、前記合成された各々の信号を並列信号に変換するシリアル／パラレル変換手段と、前記各々の並列信号をフーリエ変換して周波数軸上の信号に変換するFFT手段と、前記FFT手段からの各々の信号を直列信号に変換して複数の受信データを得るパラレル／シリアル変換手段と、を具備する構成とした。

【0047】この構成により、各周波数のキャリア群に対するFFT手段の演算を、低域信号に変換された後に行うため、1つ1つのFFT手段が小規模なものとなり、全体としても一括してFFT手段を行うよりも回路規模が小さくて済む。更に、請求項8に比べて、FFT手段の総演算量が半分となり、それにより更に消費電力の削減を図ることができる。更には、この構成では、各受信信号毎に異なる自動周波数制御を行うことで、送信

機個別の周波数オフセットを補償することもできる。

【0048】また、請求項10記載の基地局装置は、請求項1、2、3、4、8、9のいずれかに記載のOFDMA信号伝送装置、を具備する構成とした。

【0049】この構成により、基地局装置が請求項1、2、3、4、8、9のいずれかに記載の作用効果を得ることができる。

【0050】また、請求項11記載の移動局装置は、請求項1乃至請求項7のいずれかに記載のOFDMA信号伝送装置、を具備する構成とした。

【0051】この構成により、移動局装置が請求項1乃至請求項7のいずれかに記載の作用効果を得ることができる。

【0052】また、請求項12記載の移動体通信システムは、請求項1、2、3、4、8、9のいずれかに記載のOFDMA信号伝送装置を基地局装置に、請求項1乃至請求項7のいずれかに記載のOFDMA信号伝送装置を移動局装置に具備する構成とした。

【0053】この構成により、移動体通信システムが請求項1乃至請求項9のいずれかに記載の作用効果を得ることができる。

【0054】また、請求項13記載のOFDMA信号伝送方法は、複数の直列信号の各々を並列信号に変換した後、2のべき乗間隔に並べ替えてサブキャリア割り当てを行い、この割り当てが行われた並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換し、この変換された並列信号を直列信号に変換し、この変換された直列信号をアナログ信号に変換したのち高周波信号へ変換するようにした。

【0055】この方法により、伝送する情報量の増減によって並べ替え処理で使用するサブキャリアの間隔を変更して2のべき乗の間隔にすることで、伝送する情報量が少ない場合に逆フーリエ変換の点数を削減して総演算量を低減させることができ、これによって低消費電力化を図ることができる。

【0056】また、請求項14記載のOFDMA信号伝送方法は、直列信号を並列信号に変換し、この変換された並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換したのち直列信号に変換し、更にアナログ信号に変換し、この変換されたアナログ信号を高周波信号へ変換したのち增幅する複数系列の信号処理を行い、この複数系列の信号処理により得られた増幅信号を混合するようにした。

【0057】この方法により、伝送する情報量が少ない場合に逆フーリエ変換の点数を削減することにより総演算量を低減させて低消費電力化を図ることができ、複数の信号を異なる増幅系列で増幅することにより1個の増幅系列当たりのダイナミックレンジを低減させることができるので低消費電力化を図ることができる。

【0058】また、請求項15記載のOFDMA信号伝

13

送方法は、OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調したのちディジタル信号に変換し、このディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理を行い、この複数系列の信号処理により得られた直列信号を合成するようにした。

【0059】この方法により、フーリエ変換の演算量は、信号点数をNとすると $N \cdot \log_2 N$ に比例するので、点数が半分のフーリエ変換の手段を2個備えると $N \cdot \log_2 (N/2)$ 、点数が $1/4$ のフーリエ変換の手段を4個備えると $N \cdot \log_2 (N/4)$ となっていずれもN点フーリエ変換の手段より総演算量は少なくなるため、この構成によって総演算量を削減することができ、これによって、消費電力を削減することができる。

【0060】また、請求項16記載のOFDMA信号伝送方法は、OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている受信信号を直交復調したのちディジタル信号に変換し、このディジタル信号を時間毎に区切った各々の信号に対して、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換する複数系列の信号処理を行い、この複数系列の信号処理で得られる1と2系列目の直列信号の合成、1～3系列目の直列信号の合成、…、1～N系列目の直列信号の合成を各々行い、前記1～N系列目の直列信号の合成信号を除く各合成信号及び1系列目の信号処理で得られた直列信号の誤り検出を行い、この誤り検出において誤りの検出されない信号を選択して受信データとし、前記誤り検出において前段系列の信号処理で得られた信号の誤りが検出された場合に、前記直交変調後のディジタル信号を、前記前段系列の次の系列で処理するようにした。

【0061】この方法により、受信品質がよい場合は、受信信号のうち最初の部分のみを使用して少ない演算量で受信演算が完了できることから、請求項15より更に平均消費電力を低減させることができる。

【0062】また、請求項17記載のOFDMA信号伝送方法は、直列データを並列化して周波数軸上に配置したのち逆フーリエ変換を行って時間波形に変換し、この変換された並列データを直列データに変換したのちアナログの高周波信号へ変換して送信し、この送信された信号を直交復調した後、ディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域制限し、この帯域制限された各々の信号を並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この周波数軸上の信号を直列信号に変換して各固有周波数の信号を得るようにした。

【0063】この方法により、異なる周波数の受信信号

14

毎にそれぞれの信号を低域信号に変換することができるるので、フーリエ変換の1つ1つの演算量を小さくすることができますので総演算量を削減することができ、これによつて、消費電力の削減を図ることができます。更に、各受信信号を分離するので、各々の信号に対して周波数変換手段で、個別の自動周波数制御を行うことでユーザ毎に異なる周波数オフセットを補償することが可能となり、これによつて、受信性能の向上を図ることができます。

10 【0064】また、請求項18記載のOFDMA信号伝送方法は、直列データを並列データに変換したのち逆フーリエ変換を行つて時間波形に変換し、この変換された並列データを直列データに変換したのちアナログ信号に変換し、このアナログ信号と複数の中心周波数の異なる搬送波とを直交変調し、この直交変調された複数の信号を混合するようにした。

【0065】この方法により、周波数ダーバーシチを行う場合に、D/A変換手段までは、1系統の処理で済むため、逆フーリエ変換の演算を大幅に削減することができ、これによつて、消費電力を削減することができる。

20 【0066】また、請求項19記載のOFDMA信号伝送方法は、直列データを並列データに変換したのち逆フーリエ変換を行つて時間波形に変換し、この変換された並列データを直列データに変換したのち周波数変換を行い、この周波数変換されたデータと前記直列データとを加算し、この加算されたデータをアナログ信号に変換したのち直交変調するようにした。

【0067】この方法により、周波数ダイバーシチを行う際に、ディジタル処理で周波数が離れた異なるサブキャリアに同一に信号を載せる処理を行うことができるので、IFFT手段の演算量を削減することができ、これによつて、消費電力を削減することができる。更に請求項18に比べて直交変調処理を実現するアナログ回路を削減することができる。

30 【0068】また、請求項20記載のOFDMA信号伝送方法は、周波数ダイバーシチ受信された信号を直交復調したのちディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切つて帯域毎のベースバンド信号に変換したのち帯域制限を行い、この帯域制限された各々の信号を並列信号に変換したのちフーリエ変換して周波数軸上の信号に変換し、この変換された各々の信号を直列信号に変換して各固有周波数の信号を取得し、この各固有周波数の信号を複数個毎に合成して複数の受信データを得るようにした。

40 【0069】この方法により、各周波数のキャリア群に対するフーリエ変換の演算を、低域信号に変換された後に行うため、1つ1つのフーリエ変換の演算量が少なくなり、全体として一括してフーリエ変換を行うよりも総演算量が少なくて済み、それによる消費電力の削減を図ることができる。更に、この構成では、各受信信号毎に

異なる自動周波数制御を行うことで、送信機個別の周波数オフセットを補償することもできる。

【0070】また、請求項21記載のO F DMA信号伝送方法は、周波数ダイバーシチ受信された信号を直交復調したのちディジタル信号に変換し、このディジタル信号を周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域制限し、この帯域制限された各ベースバンド信号を複数個毎に合成したのち並列信号に変換し、この変換された各々の並列信号をフーリエ変換して周波数軸上の信号に変換したのち直列信号に変換して複数の受信データを得るようにした。

【0071】この方法により、各周波数のキャリア群に対するフーリエ変換の演算を、低域信号に変換された後に行うため、1つ1つのフーリエ変換の演算を行う手段が小規模なものとなり、全体としても一括してフーリエ変換を行うよりも回路規模が小さくて済む。更に、請求項21に比べて、フーリエ変換の総演算量が半分となり、それにより更に消費電力の削減を図ることができる。更には、この構成では、各受信信号毎に異なる自動周波数制御を行うことで、送信機個別の周波数オフセットを補償することもできる。

【0072】

【発明の実施の形態】以下、本発明のO F DMA信号伝送装置及び方法の実施の形態を図面を用いて具体的に説明する。

【0073】(実施の形態1) 図1は、本発明の実施の形態1に係るO F DMA信号伝送装置における送信部のブロック図を示す。但し、図1に示す送信部100は、4ユーザ(4つの移動局)が多元接続される場合の基地局における構成例である。

【0074】本実施の形態1の特徴は、伝送する情報量が少ない場合、サブキャリアを2のべき乗の間隔毎に選択して割り当てることで、送信に用いるI F F Tの総演算量を低減させて低消費電力化を図るようとした点にある。

【0075】図1に示す送信部100は、シリアル/パラレル変換器101、102、103、104と、並べ替え器105と、I F F T器106と、パラレル/シリアル変換器107と、D/A変換・直交変調器108と、送信アンプ109と、送信アンテナ110とを備えて構成されている。

【0076】また、図2は、実施の形態1のO F DMA信号伝送装置におけるサブキャリア割り当ての第1の例を示すサブキャリア割当図を示し、16本のサブキャリアを2ユーザで分割して使用する場合の例である。図2において、201はユーザA用キャリア、202はユーザB用キャリアである。

【0077】図3は、実施の形態1のO F DMA信号伝送装置におけるサブキャリア割り当ての第2の例を示すサブキャリア割当図を示し、16本のサブキャリアを4

ユーザで分割して使用する場合の例である。図3において、301はユーザA用キャリア、302はユーザB用キャリア、303はユーザC用キャリア、304はユーザD用キャリアである。

【0078】例えば、16本のサブキャリアがある場合に、各ユーザに8本ずつサブキャリアを割り当てるすると、2ユーザが収容できる。ここで、図2に示すように、ユーザA送信データ201を、偶数番目のサブキャリアに割り当て、ユーザB送信データ202を、奇数番目のサブキャリアに割り当てるときには、ユーザBが通信をしていないときには、偶数キャリアしか存在しない。そのような場合は、変調に用いるI F F Tの逆フーリエ変換を行って時間波形に変換する点数を半分にすることができる。

【0079】また、例えば16本のサブキャリアがある場合に、各ユーザに4本ずつサブキャリアを割り当てるすると、4ユーザが収容できる。ここで、図3に示すように、ユーザA送信データ301を4の余剰が0となるサブキャリアに割り当て、ユーザB送信データ302を4の余剰が1となるサブキャリアに、ユーザC送信データ303を4の余剰が2となるサブキャリアに、ユーザD送信データ304を4の余剰が3となるサブキャリアに割り当てるときには、ユーザAのみが通信をしているときには、4の余剰が0となるサブキャリアしか存在しない。

【0080】このような場合は、変調に用いるI F F Tの点数を1/4にすることができる。同様に、2ユーザのみが使用している場合はI F F Tの点数を1/2にすることができる。

【0081】図1は、基地局が4ユーザを収容する例であり、全サブキャリア数はNであるとする。ユーザA送信データ111、ユーザB送信データ112、ユーザC送信データ113、ユーザD送信データ114は、各々異なるシリアル/パラレル変換器101～104で、N/4シンボル毎に並列化される。

【0082】これを並べ替え器105で、図3に示すように、サブキャリアを2のべき乗の間隔になるように並べ替える。この場合、間隔は4である。

【0083】I F F T器106とパラレル/シリアル変換器107は、N、N/2、N/4のように、2のべき乗の単位で点数及びサンプル数を可変できるようにしておく。

【0084】このようにすることによって、通信を行っているユーザ数が1又は2である場合には、I F F T器106の点数及びパラレル/シリアル変換器107のサンプル数を、それぞれN/4、N/2にすることができるため、伝送する情報量によって演算量の削減及びそれによる消費電力の削減を図ることができる。

【0085】パラレル/シリアル変換器107の出力データは、点数がNより少なくなった場合は同じものを繰

り返して使用する。この出力データは、D/A変換・直交変調器108で変調されて、送信アンプ109で増幅され、送信アンテナ110から放射される。

【0086】このとき、例えば4の余剰が0となるサブキャリア以外のユーザの信号のみ送信する場合でも、パラレル/シリアル変換器107の出力は、点数がNより少なくなった場合は同じものを繰り返して使用する際に、正負を反転させることで実現することができる。

【0087】また、ここでは基地局の送信を例にあげたが、伝送する情報が他種類の場合や伝送レートが可変である場合においては、移動局の送信においても同様の動作及び効果が得られる。

【0088】このように、実施の形態1によれば、OFDMA信号伝送を行う送信部100を、複数のシリアル/パラレル変換器101～104によって、複数の直列信号の各々を並列信号に変換し、この変換された複数の並列信号を並べ替え器105で、2のべき乗間隔に並べ替えてサブキャリアの割り当てを行い、IFFT器106で、その並べ替えられた並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換し、この変換された並列信号をパラレル/シリアル変換器107で直列信号に変換し、この変換された直列信号をD/A変換・直交変調器108で、アナログ信号に変換した後、高周波信号へ変換して放射するように構成した。これによって、演算量の削減及びそれによる消費電力の削減を図ることができる。

【0089】(実施の形態2) 図4は、本発明の実施の形態2に係るOFDMA信号伝送装置における送信部のブロック図を示す。

【0090】本実施の形態2の特徴は、トラフィックが少ない場合に、サブキャリアを一定の間隔毎に選択して割り当てることで、送信に用いるIFFTの総演算量を低減させて低消費電力化を図ると同時に、それぞれにFFTの出力を異なる送信アンプで増幅することで、1個の送信アンプ当たりのダイナミックレンジを低減するようにした点にある。

【0091】図2に示す送信部400は、シリアル/パラレル変換器401、402、403、404と、IFFT器405、406、407、408と、パラレル/シリアル変換器409、410、411、412と、D/A変換・直交変調器413、414、415、416と、送信アンプ417、418、419、420と、混合器421と、送信アンテナ422とを備えて構成されている。

【0092】このような構成において、実施の形態1で説明したと同様のサブキャリア割当てを行う。

【0093】ユーザA送信データ423が、シリアル/パラレル変換器401で並列化され、この並列データがIFFT器405で時間領域のデータに変換される。この変換されたデータが、パラレル/シリアル変換器40

9で直列化され、この直列データがD/A変換・直交変調器413でアナログ信号に変換された後、直交変調され、更に送信アンプ417で増幅された後、混合器421へ出力される。

【0094】ユーザB送信データ424が、シリアル/パラレル変換器402で並列化され、この並列データがIFFT器406で時間領域のデータに変換される。この変換されたデータが、パラレル/シリアル変換器410で直列化され、この直列データがD/A変換・直交変調器414でアナログ信号に変換された後、直交変調され、更に送信アンプ418で増幅された後、混合器421へ出力される。

【0095】ユーザC送信データ425が、シリアル/パラレル変換器403で並列化され、この並列データがIFFT器407で時間領域のデータに変換される。この変換されたデータが、パラレル/シリアル変換器411で直列化され、この直列データがD/A変換・直交変調器415でアナログ信号に変換された後、直交変調され、更に送信アンプ419で増幅された後、混合器421へ出力される。

【0096】ユーザD送信データ426が、シリアル/パラレル変換器404で並列化され、この並列データがIFFT器408で時間領域のデータに変換される。この変換されたデータが、パラレル/シリアル変換器412で直列化され、この直列データがD/A変換・直交変調器416でアナログ信号に変換された後、直交変調され、更に送信アンプ420で増幅された後、混合器421へ出力される。

【0097】混合器421は、直交変調された全ての信号を混合し、この混合された信号を送信アンテナ422から放射する。

【0098】また、ここでは基地局の送信を例にあげたが、伝送する情報が他種類の場合や伝送レートが可変である場合においては、移動局の送信においても同様の動作及び効果が得られる。

【0099】このように、実施の形態2によれば、OFDMA信号伝送を行う送信部400を、各系列の直列信号をシリアル/パラレル変換器401～404で並列信号に変換し、IFFT器405～408で、その変換された並列信号の数に応じて可変した点数の逆フーリエ変換を行って時間波形に変換し、この変換された並列信号をパラレル/シリアル変換器409～412で直列信号に変換し、この変換された直列信号をD/A変換・直交変調器413～416でアナログ信号に変換した後、高周波信号へ変換し、この高周波信号を各送信アンプ417～420で増幅した後、混合器421で各系列の増幅信号を混合するように構成した。

【0100】これによって、データを伝送しない空きのサブキャリアに対しては、IFFTが行われないので消費電力を低減することができる。

【0101】また、上記実施の形態1に比べて、以下の点で有利である。まず、IFFTの演算量は、点数をNとすると $N \cdot \log_2 N$ に比例するので、点数が半分のIFFTを2個備えると $N \cdot \log_2 (N/2)$ 、点数が $1/4$ のIFFTを4個備えると $N \cdot \log_2 (N/4)$ となっていずれもN点IFFTより総演算量は少なくなるため、この構成によって総演算量を削減することができる。

【0102】更に、個々の送信アンプ417～420への入力信号は、サブキャリア数が少ないため、ダイナミックレンジが小さくなり、送信アンプ417～420に要求される線形性の範囲が小さくてすみ、実現が容易となる。

【0103】(実施の形態3) 図5は、本発明の実施の形態3に係るOFDMA信号伝送装置における受信部のブロック図を示す。

【0104】本実施の形態3の特徴は、伝送する情報量が少ない場合に、実施の形態1又は2で説明したサブキャリアを2のべき乗の間隔毎に選択して割り当てることで送信に用いるIFFTの総演算量を低減させるような送信を行った場合に、複数の点数の少ないFFTで復調することで、受信側のFFTの総演算量を低減して消費電力を削減するようにした点にある。

【0105】図5に示す受信部500は、受信アンテナ501と、直交復調・A/D変換器502と、シリアル/パラレル変換器503～506と、FFT器507～510と、パラレル/シリアル変換器511～514と、合成器515とを備えて構成されている。

【0106】但し、この構成は、送信側で例えば図3に示したようにサブキャリアが4本置きにしか使用されていない場合に対応する、受信側の構成例である。

【0107】また、図6は、実施の形態3の動作説明のための有効シンボルの構成図を示す。図6において、601はa信号、602はb信号、603はc信号、604はd信号であり、それぞれ有効シンボルの $1/4$ ずつの時間に区切ったものであり、実施の形態1又は2のように、送信するサブキャリアをなるべく2のべき乗の間隔にする場合に、例えば図3に符号301で示したようにサブキャリアが4の剩余が0のもののみ使用されている場合は、有効シンボルを4等分した各々の信号である。各信号601～604は全て同一となる。

【0108】このため、受信アンテナ501で受信された信号を、直交復調・A/D変換器502で復調してからサンプリングした信号に対して、時間によって4つに分け、それぞれ、シリアル/パラレル変換器503、FFT器507及びパラレル/シリアル変換器511の系列処理による復調、シリアル/パラレル変換器504、FFT器508及びパラレル/シリアル変換器512の系列処理による復調、シリアル/パラレル変換器505、FFT器509及びパラレル/シリアル変換器513

3の系列処理による復調、シリアル/パラレル変換器506、FFT器510及びパラレル/シリアル変換器514の系列処理による復調を行い、この復調結果を合成器515で合成することで、品質の良い受信データ516が得られる。

【0109】a～d信号601～604は、4の剩余が1や2や3のサブキャリアのみ使用している場合は、正負の違いは生じるもの、それを補償してから合成器515で合成することで、4の剩余が0のみのサブキャリアを使用している場合と同じ性能が得られる。

【0110】これは、基地局、移動局によらず、同様の効果が得られる。FFTの演算量は、点数をNとすると $N \cdot \log_2 N$ に比例するので、点数が半分のFFTを2個備えると $N \cdot \log_2 (N/2)$ 、点数が $1/4$ のFFTを4個備えると $N \cdot \log_2 (N/4)$ となっていずれもN点FFTより総演算量は少なくなるため、この構成によって総演算量が削減できる。

【0111】このように、実施の形態3によれば、OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている信号を受信する受信部500を、受信信号を直交復調・A/D変換器502で直交復調したのちデジタル信号に変換し、このデジタル信号を時間毎に区切った各々の信号に対して、シリアル/パラレル変換器503～506で並列信号に変換し、FFT器507～510でフーリエ変換して周波数軸上の信号に変換し、パラレル/シリアル変換器511～514でその変換された信号を直列信号に変換し、この複数系列の直列信号を合成器515で合成して受信データ516を得るように構成した。これによって、前述で詳細に説明したように、従来のN点のサブキャリアを処理するFFTより総演算量が少なくなるため総演算量を削減することができる。

【0112】(実施の形態4) 図7は、本発明の実施の形態4に係るOFDMA信号伝送装置における受信部のブロック図を示す。

【0113】本実施の形態4の特徴は、伝送する情報量が少ない場合に、サブキャリアを2のべき乗の間隔毎に選択して割り当てることで送信に用いるIFFTの総演算量を低減させるような送信を行った場合に、複数の点数の少ないFFTで復調し、かつ誤り検出を用いて、合成する信号の数を選択することにより、不要なFFTを行わないようにして、受信側のFFTの総演算量を低減して消費電力を削減するようにした点にある。

【0114】図7に示す受信部700は、受信アンテナ701と、直交復調・A/D変換器702と、シリアル/パラレル変換器703～706と、FFT器707～710と、パラレル/シリアル変換器711～714と、誤り検出器715～717と、スイッチ(SW)718～720と、選択器724とを備えて構成されている。

【0115】実施の形態1又は2のように、送信するサブキャリアをなるべく2のべき乗の間隔にする場合に、例えば図3に符号301で示したようにサブキャリアが4の剩余が0のもののみ使用されている場合は、有効シンボルを4等分した各々の信号である。図6に示した各信号601～604は全て同一となる。

【0116】このため、まず受信アンテナ701で受信された信号の最初の部分であるa信号601を、直交復調・A/D変換器702で復調してからサンプリングした信号に対して時間によって4つにわけ、最初の部分に対して1系列目のシリアル/パラレル変換器703、FFT器707、及びパラレル/シリアル変換器711による復調でデータを復調する。

【0117】この結果に対して誤り検出器715で誤り検出を行う。ここで誤りがない場合は、その時点で復調を終わることができ、スイッチ718～720に対して停止制御を施して、他の3系列の復調を行わせないようにして消費電力を削減する。

【0118】この時、選択器724は、誤り検出器715の出力を選択し、これを受信データ725とする。

【0119】一方、ここで誤りが検出された場合は、2系列目で2つ目の復調を行う。まずスイッチ718に対して直交復調・A/D変換器702からの信号が通過するように制御し、2番目のb信号602に対してシリアル/パラレル変換器704、FFT器708、及びパラレル/シリアル変換器712による復調を施す。

【0120】この復調結果と、1系列目のパラレル/シリアル変換器711からの復調結果を合成器721で合成する。これによってS/Nが改善されるため、誤り検出の確率を下げることができる。

【0121】合成器721の合成結果に対して誤り検出器716で誤り検出を行う。ここで、誤りがない場合は、その時点で復調を終わることができ、スイッチ719、720に対して停止制御を行って、後段の2系列の復調を行わせないようにして消費電力を削減する。また、選択器724は誤り検出器716の出力を選択し、これを受信データ725とする。

【0122】ここで誤りが検出された場合は、3つ目の復調を行う。まずスイッチ719に対して信号が通過するように制御し、3番目のc信号603に対してシリアル/パラレル変換器705、FFT器709、及びパラレル/シリアル変換器713による復調を施す。

【0123】この復調結果と、パラレル/シリアル変換器711、712の復調結果を合成器722で合成することで更にS/Nが改善されるため、更に誤り検出の確率を下げることができる。

【0124】その合成結果に対して誤り検出器717で誤り検出を行う。誤りがないとわかった場合は、その時点で復調を終わることができ、スイッチ720に対して停止制御を施して、最後の1系列の復調を行わせないよ

うにして消費電力を削減する。

【0125】この時、選択器724は、誤り検出器717の出力を選択し、これを受信データ725とする。但し、合成器722はパラレル/シリアル変換器713の結果と合成器721の結果を合成しても良い。

【0126】ここで、誤りが検出された場合は、4つ目の復調を行う。まずスイッチ720に対して信号が通過するように制御し、4番目のd信号604に対してシリアル/パラレル変換器706、FFT器710、及びパラレル/シリアル変換器714による復調を施す。

【0127】この復調結果と、パラレル/シリアル変換器711、712、713の復調結果を合成器723で合成することで更にS/Nが改善されるため、更に誤り検出の確率を下げることができる。

【0128】その合成結果に対しては誤り検出を行っても更にS/Nを向上させる手段がないため、無条件にその結果を選択器724で選択して受信データ725とする。但し、合成器723は、パラレル/シリアル変換器714の結果と合成器722の結果を合成しても良い。

【0129】a～d信号601～604は、4の剩余が1や2や3のサブキャリアのみ使用している場合は、正負の違いは生じるもの、それを補償してから復調することで、4の剩余が0のみのサブキャリアを使用している場合と同じ性能が得られる。これは、基地局、移動局によらず、同様の効果が得られる。

【0130】このように、実施の形態4によれば、OFDMA信号伝送による2のべき乗の間隔のサブキャリアのみが割り当てられている信号を受信する受信部700を、受信信号を直交復調・A/D変換器702で直交復調したのちディジタル信号に変換し、このディジタル信号を時間毎に区切った各々の信号に対して、1系列目のシリアル/パラレル変換器703、FFT器707及びパラレル/シリアル変換器511から成る複数系列の信号処理手段で、並列信号に変換した後、フーリエ変換して周波数軸上の信号に変換し、この変換された信号を直列信号に変換し、この直列信号の誤りが誤り検出器715で検出された場合に、スイッチ718のオンにより2

系列目の信号処理手段で信号処理を行って前段の信号と合成し、以降同様に、その合成信号に誤りが存在する限り後段のスイッチを介した信号処理手段で処理して前段の信号と合成することにより、誤りの無い信号を選択器724で選択して受信データ725とするように構成した。

【0131】これによって、受信品質がよい場合は、受信信号のうち最初の部分のみを使用して少ない演算量で受信演算が完了できることから、実施の形態3より更に平均消費電力を低減させることができる。

【0132】(実施の形態5) 図8は、本発明の実施の形態5に係るOFDMA信号伝送装置における送信部のブロック図を示す。

【0133】本実施の形態5の特徴は、移動局毎にサブキャリアを連続して割り当てることで、受信側で移動局毎に異なるFFTによって復調できるようにして、FFTの総演算量を削減するとともに、移動局毎に異なるAFCを施せるようにして、性能を向上させるようにした点にある。

【0134】図8に示す受信部800は、例えば移動局に用いられるものであり、送信データ801が入力されるシリアル／パラレル変換器802と、IFFT器803と、パラレル／シリアル変換器804と、D/A変換・直交変調器805と、送信アンプ806と、送信アンテナ807とを備えて構成されている。

【0135】図9は、実施の形態5のOFDMA信号伝送装置におけるサブキャリア割り当ての例を示すサブキャリア割当図を示す。図9において、901はユーザAキャリア、902はユーザBキャリア、903はユーザCキャリア、904はユーザDキャリアである。

【0136】図10は、本発明の実施の形態5に係るOFDMA信号伝送装置における受信部のブロック図を示す。

【0137】図10に示す受信部1000は、基地局に用いられ、4ユーザを多重する場合の構成例であり、受信アンテナ1001と、直交復調・A/D変換器1002と、周波数変換・低域フィルタ1003、1004、1005、1006と、シリアル／パラレル変換器1007、1008、1009、1010と、FFT器1011、1012、1013、1014と、パラレル／シリアル変換器1015、1016、1017、1018とを備えて構成されている。

【0138】このような構成において、図8に示す送信部800は、例えば移動局であるユーザAの送信部分であるとする。送信データ801をシリアル／パラレル変換器802で並列化することにより、図9に示すユーザAキャリア901のように周波数軸上にデータを配置する。

【0139】この配置されたデータを、IFFT器803で時間信号に変換して、パラレル／シリアル変換器804で直列データに変換することにより時系列データに直す。このデータをD/A変換・直交変調器805で、アナログ信号に変換した後、直交変調を施して送信アンプ806で増幅し、送信アンテナ807から放射する。

【0140】ユーザB、C、Dも同様の送信を行うことで、図9に示すように、各ユーザ毎に帯域が分かれた信号が放射される。

【0141】この放射された信号が、図10に示す受信部1000の受信アンテナ1001で受信される。この受信されたデータは、直交復調・A/D変換器1002で直交復調後にデジタル信号に変換され、周波数変換・低域フィルタ1003へ出力される。

【0142】周波数変換・低域フィルタ1003では、

ユーザAキャリア901がベースバンド信号になるよう、先のデジタル信号に周波数変換が施された後、フィルタリングによって低域信号のみが抽出されることでユーザAの信号のみが取り出される。

【0143】この信号が、シリアル／パラレル変換器1007で並列信号に変換され、FFT器1011でフーリエ変換されて周波数軸上の信号に変換され、パラレル／シリアル変換器1015でその変換された信号が直列信号に変換され、これによってユーザA受信データ1019が取り出される。

【0144】同様に、周波数変換・低域フィルタ1004では、ユーザBキャリア902がベースバンド信号になるよう、直交復調・A/D変換器1002からのデジタル信号に周波数変換が施された後、フィルタリングによって低域信号のみが抽出されることでユーザBの信号のみが取り出され、この信号が、シリアル／パラレル変換器1008で並列信号に変換され、FFT器1012でフーリエ変換されて周波数軸上の信号に変換され、パラレル／シリアル変換器1016でその変換された信号が直列信号に変換され、これによってユーザB受信データ1020が取り出される。

【0145】同様に、周波数変換・低域フィルタ1005では、ユーザCキャリア903がベースバンド信号になるよう、直交復調・A/D変換器1002からのデジタル信号に周波数変換が施された後、フィルタリングによって低域信号のみが抽出されることでユーザCの信号のみが取り出され、この信号が、シリアル／パラレル変換器1009で並列信号に変換され、FFT器1013でフーリエ変換されて周波数軸上の信号に変換され、パラレル／シリアル変換器1017でその変換された信号が直列信号に変換され、これによってユーザC受信データ1021が取り出される。

【0146】同様に、周波数変換・低域フィルタ1006では、ユーザDキャリア904がベースバンド信号になるよう、直交復調・A/D変換器1003からのデジタル信号に周波数変換が施された後、フィルタリングによって低域信号のみが抽出されることでユーザDの信号のみが取り出され、この信号が、シリアル／パラレル変換器1010で並列信号に変換され、FFT器1014でフーリエ変換されて周波数軸上の信号に変換され、パラレル／シリアル変換器1018でその変換された信号が直列信号に変換され、これによってユーザD受信データ1022が取り出される。

【0147】このように、実施の形態5によれば、移動局の送信部800を、シリアル／パラレル変換器802で送信データ801を並列化して周波数軸上に配置し、IFFT器803で、その配置された並列データの逆フーリエ変換を行って時間波形に変換し、この変換された並列データをパラレル／シリアル変換器804で直列データに変換し、この変換された直列データをD/A変換

・直交変調器805でアナログ信号に変換したのち高周波信号へ変換するように構成した。

【0148】また、基地局の受信部1000を、直交復調・A/D変換器1002で受信信号を直交復調したのちディジタル信号に変換し、このディジタル信号を周波数変換・低域フィルタ1003～1006で周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち帯域を制限し、この帯域制限された各々の信号をシリアル／パラレル変換器1007～1010で並列信号に変換し、これらの並列信号をFFT器1011～1014でフーリエ変換して周波数軸上の信号に変換し、この変換された信号をパラレル／シリアル変換器1015～1018で直列信号に変換して各固有周波数のデータ1019～1022を得るように構成した。

【0149】このように、周波数変換・低域フィルタ1003～1006によって、ユーザA～D毎にそれぞれの信号を低域信号に変換することができるので、FFT器1011～1014の1つ1つを小さくすることができます。

【0150】この例ではFFTの点数は1/4になっている。このためFFT演算の総演算量が削減でき、それによる消費電力を削減を図ることができる。

【0151】また、各ユーザA～Dの信号を分離するので、各々の信号に対して周波数変換・低域フィルタ1033～1006で、個別のAFC（自動周波数制御）を行うことでユーザ毎に異なる周波数オフセットの補償が可能となり、これにより受信性能の向上を図ることができる。

【0152】（実施の形態6）図11は、本発明の実施の形態6に係るOFDMA信号伝送装置における送信部のブロック図を示す。

【0153】本実施の形態6の特徴は、周波数ダイバーシチを行う場合に、同一のベースバンド信号に対して異なる周波数で直交変調を行うことで、IFFTの演算量を削減して低消費電力を実現するようにした点にある。

【0154】図11に示す送信部1100は、例えば移動局に用いられるものであり、送信データ1101が入力されるシリアル／パラレル変換器1102と、IFFT器1103と、パラレル／シリアル変換器1104と、D/A変換器1105と、直交変調器1106、1107と、混合器1108と、送信アンプ1109と、送信アンテナ1110とを備えて構成されている。

【0155】図12は、実施の形態6のOFDMA信号伝送装置におけるサブキャリア割り当ての例を示すサブキャリア割当図を示す。図12において、1201はユーザAキャリア、1202はユーザBキャリア、1203はユーザCキャリア、1204はユーザDキャリアである。

【0156】図12に示すように、ユーザAの信号はユーザAキャリア1201のようにサブキャリア番号0、

1に載せられるが、これと同じ信号をサブキャリア番号8、9にも載せることで、周波数ダイバーシチが実現できる。これは、サブキャリア0、1か、サブキャリア8、9のフェージングがほぼ独立になるように周波数を離しておくことによって、どちらかのサブキャリアがフェージングによって大きな減衰を受けても、他方が十分なレベルで受信できる確率が高いという、いわゆるダイバーシチを実現するものである。同様にユーザBの信号はユーザBキャリア1202のようにサブキャリア番号10、11に、ユーザCの信号はユーザCキャリア1203のようにサブキャリア番号4、5及び12、13に、ユーザDの信号はユーザDキャリア1204のようにサブキャリア番号6、7及び14、15にそれぞれ載せられて周波数ダイバーシチができるようにする。

【0157】図11において、送信データ1101をシリアル／パラレル変換器1102で並列データに変換し、このデータをIFFT器1103で時間信号に変換して、パラレル／シリアル変換器1104で直列データに変換することにより時系列データに直す。このデータをD/A変換器1105で、アナログ信号に変換した後、直交変調器1106と1107で異なる中心周波数で直交変調を行い、混合器1108で合成する。

【0158】これによって、図12に示すように、同一の信号を異なるサブキャリアに載せることができ。これを送信アンプ1109で増幅して送信アンテナ1110から放射する。

【0159】このように、実施の形態6によれば、OFDMA信号伝送を行う送信部1100を、パラレル／シリアル変換器1102で送信データ1101を並列データに変換し、この変換された並列データをIFFT器1103で逆フーリエ変換を行って時間波形に変換し、この変換された並列データをパラレル／シリアル変換器1104で直列データに変換し、この変換された直列データをD/A変換器1105でアナログ信号に変換し、直交変調器1106、1107で、そのアナログ信号と複数の中心周波数の異なる搬送波とを直交変調し、この直交変調された複数の信号を混合器1108で混合して送信するように構成した。

【0160】これによって、周波数ダーバーシチを行う場合に、D/A変換器1105までは、1系統の処理ですむため、IFFT演算を大幅に削減でき、それによる消費電力の削減が図ることができる。

【0161】（実施の形態7）図13は、本発明の実施の形態7に係るOFDMA信号伝送装置における送信部のブロック図を示す。

【0162】本実施の形態7の特徴は、周波数ダイバーシチを行う場合に、周波数変換器を用いることによりデジタル信号上で異なる周波数上にも信号を生成することで、IFFTの演算量を削減し低消費電力を実現する

とともに、直交変調器の数を増加させずに実現するようにした点にある。

【0163】図13に示す送信部1300は、例えば移動局に用いられるものであり、送信データ1301が入力されるシリアル／パラレル変換器1302と、IFFT器1303と、パラレル／シリアル変換器1304と、周波数変換器1305と、加算器1306と、D/A変換器1307と、直交変調器1308と、送信アンプ1309と、送信アンテナ1310とを備えて構成されている。

【0164】このような構成において、送信データ1301をシリアル／パラレル変換器1302で並列データに変換し、このデータをIFFT器1303で時間信号に変換して、パラレル／シリアル変換器1304で直列データに変換することにより時系列データに直す。

【0165】このデータを、周波数変換器1305で周波数変換し、この周波数変換されたデータと、パラレル／シリアル変換器1304からの周波数変換されていないデータとを、加算器1306で合成する。これによって、図12に示したように、同一の信号を異なるサブキャリアに載せることができる。

【0166】そして、加算器1306で合成されたデータをD/A変換器1307でアナログ信号に変換した後、直交変調器1308で直交変調してから送信アンプ1309で増幅して送信アンテナ1310より放射する。

【0167】このように、実施の形態7によれば、シリアル／パラレル変換器1302で送信データ1301を並列データに変換し、この並列データをIFFT器1303で逆フーリエ変換を行って時間波形に変換し、IFFT器1303から出力される並列データをパラレル／シリアル変換器1304で直列データに変換し、この直列データを周波数変換器1305で周波数変換し、この周波数変換されたデータと前記の直列データとを加算器1306で加算し、この加算されたデータをD/A変換器1307でアナログ信号に変換し、このアナログ信号を直交変調器1308で直交変調して送信するように構成した。

【0168】これによって、周波数ダイバーシチを行う際に、ディジタル処理で周波数が離れた異なるサブキャリアに同一に信号を載せる処理を行うことができるので、IFFTの演算量が削減でき、それによる消費電力の削減が図れる。更に実施の形態6に比べて直交変調器などのアナログ回路を削減することができる。

【0169】(実施の形態8) 図14は、本発明の実施の形態8に係るOFDMA信号伝送装置における受信部のブロック図を示す。

【0170】本実施の形態8の特徴は、周波数ダイバーシチを行った場合に、帯域毎に少ない点数でのFFTを行ってその結果を合成することで、FFTの総演算量を

低減して低消費電力化を図るとともに、周波数の異なる受信信号毎に異なるAFC処理を行えるようにして、性能を向上させるようにした点にある。

【0171】図14に示す受信部1400は、受信アンテナ1401と、直交復調・A/D変換器1402と、周波数変換・低域フィルタ1403、1404、1405、1406、1407、1408、1409、1410と、シリアル／パラレル変換器1411、1412、1413、1414、1415、1416、1417、1418と、FFT器1419、1420、1421、1422、1423、1424、1425、1426と、パラレル／シリアル変換器1427、1428、1429、1430、1431、1432、1433、1434と、合成器1435、1436、1437、1438とを備えて構成されている。

【0172】このような構成においては、受信側(例えば基地局)の形態について示しているが、送信側(移動局)では上記実施の形態6又は7のように周波数ダイバーシチが実施できる構成になっているものとする。

【0173】図14において、受信アンテナ1401で受信された信号は、直交復調・A/D変換器1402で、直交復調された後にA/D変換される。ここで、図12に示したように、4ユーザが2つのサブキャリア群を使用しているとすれば、全部で8つのサブキャリア群に分かれる。

【0174】そこで、A/D変換後のディジタル信号は、それぞれ異なる中心周波数のサブキャリア群として、周波数変換・低域フィルタ1403～1410により、それぞれの帯域の信号が低域になるように変換される。

【0175】送信信号が図12の例のようになっている場合を想定しているので、周波数変換・低域フィルタ1403ではサブキャリア0、1が抽出され、周波数変換・低域フィルタ1404ではサブキャリア8、9が、周波数変換・低域フィルタ1405ではサブキャリア2、3が、周波数変換・低域フィルタ1406ではサブキャリア10、11が、周波数変換・低域フィルタ1407ではサブキャリア4、5が、周波数変換・低域フィルタ1408ではサブキャリア12、13が、周波数変換・低域フィルタ1409ではサブキャリア6、7が、周波数変換・低域フィルタ1410ではサブキャリア14、15がそれぞれ抽出される。

【0176】これらの抽出された信号は、それぞれ第1系列目のシリアル／パラレル変換器1411、FFT器1419及びパラレル／シリアル変換器1427と、第2系列目のシリアル／パラレル変換器1412、FFT器1420及びパラレル／シリアル変換器1428と、第3系列目のシリアル／パラレル変換器1413、FFT器1421及びパラレル／シリアル変換器1429と、第4系列目のシリアル／パラレル変換器1414、

F F T器1422及びパラレル／シリアル変換器1430と、第5系列目のシリアル／パラレル変換器1415、F F T器1423及びパラレル／シリアル変換器1431と、第6系列目のシリアル／パラレル変換器1416、F F T器1424及びパラレル／シリアル変換器1432と、第7系列目のシリアル／パラレル変換器1417、F F T器1425及びパラレル／シリアル変換器1433と、第8系列目のシリアル／パラレル変換器1418、F F T器1426及びパラレル／シリアル変換器1434との各々によって、並列データに変換されたのち、時間信号に変換されて、直列データに変換されることによって、周波数領域の信号に変換される。

【0177】この後、パラレル／シリアル変換器1427と1428とから出力される信号が、合成器1435で最大比合成などの方法で合成され、これによってユーザA受信データ1439が得られる。これにより、サブキャリア0、1の信号とサブキャリア8、9の信号による周波数ダイバーシチが実現できる。

【0178】また、パラレル／シリアル変換器1429と1430とから出力される信号が、合成器1436で最大比合成などの方法で合成され、これによってユーザB受信データ1440が得られる。これにより、サブキャリア2、3の信号とサブキャリア10、11の信号による周波数ダイバーシチが実現できる。

【0179】また、パラレル／シリアル変換器1431と1432とから出力される信号が、合成器1437で最大比合成などの方法で合成され、これによってユーザC受信データ1441が得られる。これにより、サブキャリア4、5の信号とサブキャリア12、13の信号による周波数ダイバーシチが実現できる。

【0180】また、パラレル／シリアル変換器1433と1434とから出力される信号が、合成器1438で最大比合成などの方法で合成され、これによってユーザD受信データ1442が得られる。これにより、サブキャリア6、7の信号とサブキャリア14、15の信号による周波数ダイバーシチが実現できる。

【0181】このように、実施の形態8によれば、周波数ダイバーシチ受信された信号を直交復調・A／D変換器1402で直交復調した後、ディジタル信号に変換し、この変換されたディジタル信号を周波数変換・低域フィルタ1403～1410で周波数帯域毎に区切って帯域毎のベースバンド信号に変換した後、各帯域毎に区切られたベースバンド信号各々の帯域を制限し、この帯域制限された各々の信号をシリアル／パラレル変換器1411～1418で並列信号に変換し、この各々の並列信号をF F T器1419～1426でフーリエ変換して周波数軸上の信号に変換し、この各々の信号をパラレル／シリアル変換器1427～1434で直列信号に変換して各固有周波数の信号を取得し、この各固有周波数の信号を合成器1435～1438で複数個毎に合成し

て、複数の受信データ1439～1442を得るように構成したので、良好な伝送品質が実現できる。

【0182】また、この構成では、各サブキャリア群に対するF F T演算を、低域信号に変換された後に行うため、1つ1つのF F Tの演算量は少なくなり、全体として一括してF F Tを行うよりも総演算量が少なくて済み、それによる消費電力の削減を図ることができる。

【0183】更に、この構成では、移動局毎に異なるA F Cを行うことで、移動機個別の周波数オフセットを補償することもできる。

【0184】（実施の形態9）図15は、本発明の実施の形態9に係るO F DMA信号伝送装置における受信部のブロック図を示す。

【0185】本実施の形態9の特徴は、周波数ダイバーシチを行った場合に、帯域毎に取り出して低域信号にし、信号をユーザ毎に合成した後、少ない点数でのF F Tを行ってその結果を合成することで、F F Tの総演算量を実施の形態8より更に低減して低消費電力化を図るとともに、移動局毎に異なるA F Cを施せるようにして、性能を向上させるようにした点にある。

【0186】図15に示す送信部1500は、受信アンテナ1501と、直交復調・A／D変換器1502と、周波数変換・低域フィルタ1503、1504、1505、1506、1507、1508、1509、1510と、合成器1511、1512、1513、1514と、シリアル／パラレル変換器1515、1516、1517、1518と、F F T器1519、1520、1521、1522と、パラレル／シリアル変換器1523、1524、1525、1526とを備えて構成されている。

【0187】このような構成では、受信側（例えば基地局）の形態について示しているが、送信側（移動局）は上記実施の形態6又は7のように周波数ダイバーシチができる構成になっているものとする。

【0188】図15において、受信アンテナ1501で受信された信号は、直交復調・A／D変換器1502で、直交復調された後にA／D変換される。ここで、図12に示したように、4ユーザが2つのサブキャリア群を使用しているとすれば、全部で8つのサブキャリア群に分かれる。

【0189】そこで、A／D変換後のディジタル信号は、それぞれ異なる中心周波数のサブキャリア群として、周波数変換・低域フィルタ1503～1510で、それぞれの帯域の信号が低域になるように変換される。

【0190】送信信号が図12の例のようになっている場合を想定しているので、周波数変換・低域フィルタ1503ではサブキャリア0、1が抽出され、周波数変換・低域フィルタ1504ではサブキャリア8、9が、周波数変換・低域フィルタ1505ではサブキャリア2、3が、周波数変換・低域フィルタ1506ではサブキャ

リア10、11が、周波数変換・低域フィルタ1507ではサブキャリア4、5が、周波数変換・低域フィルタ1508ではサブキャリア12、13が、周波数変換・低域フィルタ1509ではサブキャリア6、7が、周波数変換・低域フィルタ1510ではサブキャリア14、15がそれぞれ抽出される。

【0191】この後、周波数変換・低域フィルタ1503と1504とから出力される信号が、合成器1511で最大比合成などの方法で合成され、これによってユーザAのサブキャリア0、1の信号とサブキャリア8、9の信号による周波数ダイバーシチが実現できる。

【0192】また、周波数変換・低域フィルタ1505と1506とから出力される信号が、合成器1512で最大比合成などの方法で合成され、これによってユーザBのサブキャリア2、3の信号とサブキャリア10、11の信号による周波数ダイバーシチが実現できる。

【0193】また、周波数変換・低域フィルタ1507と1508とから出力される信号が、合成器1513で最大比合成などの方法で合成され、これによってユーザCのサブキャリア4、5の信号とサブキャリア12、13の信号による周波数ダイバーシチが実現できる。

【0194】また、周波数変換・低域フィルタ1509と1510とから出力される信号が、合成器1514で最大比合成などの方法で合成され、これによってユーザDのサブキャリア6、7の信号とサブキャリア14、15の信号による周波数ダイバーシチが実現できる。このことで、良好な伝送品質が実現できる。

【0195】その後、合成器1511から出力される合成データは、シリアル／パラレル変換器1515で並列データに変換されたのち、FFT器1519で時間信号に変換され、パラレル／シリアル変換器1523で直列データに変換されることによって、ユーザA受信データ1527が得られる。

【0196】また、合成器1512から出力される合成データは、シリアル／パラレル変換器1516で並列データに変換されたのち、FFT器1520で時間信号に変換され、パラレル／シリアル変換器1524で直列データに変換されることによって、ユーザA受信データ1528が得られる。

【0197】また、合成器1513から出力される合成データは、シリアル／パラレル変換器1517で並列データに変換されたのち、FFT器1521で時間信号に変換され、パラレル／シリアル変換器1525で直列データに変換されることによって、ユーザA受信データ1529が得られる。

【0198】また、合成器1514から出力される合成データは、シリアル／パラレル変換器1518で並列データに変換されたのち、FFT器1522で時間信号に変換され、パラレル／シリアル変換器1526で直列データに変換されることによって、ユーザA受信データ1530が得られる。

530が得られる。

【0199】このように、実施の形態9によれば、周波数ダイバーシチ受信された信号を直交復調・A/D変換器1502で直交復調したのちディジタル信号に変換し、このディジタル信号を周波数変換・低域フィルタ1503～1510で周波数帯域毎に区切って帯域毎のベースバンド信号に変換したのち各ベースバンド信号各々の帯域を制限し、この帯域が制限された各ベースバンド信号を合成器1511～1514で複数個毎に合成し、10 この合成された各々の信号をシリアル／パラレル変換器1515～1518で並列信号に変換し、この各々の並列信号をFFT器1519～1522でフーリエ変換して周波数軸上の信号に変換し、この変換された各々の信号をパラレル／シリアル変換器1523～1526で直列信号に変換して複数の受信データ1527～1530を得るように構成した。

【0200】これによって、各サブキャリア群に対するFFT演算を、低域信号に変換された後に行うため、1つ1つのFFTが小規模なものとなり、全体としても一括してFFTを行うよりも回路規模が小さくて済む。

【0201】更に、実施の形態8に比べて、FFTの総演算量が半分となり、それにより更に消費電力の削減を図ることができる。また、この構成では、移動局毎に異なるAFCを行うことで、移動機個別の周波数オフセットを補償することもできる。

【0202】

【発明の効果】以上の説明から明らかなように、本発明によれば、OFDMA信号のサブキャリアの配置に工夫を加え、送受信手段にもそれに合った構成を導入することで、演算量の少ない回路構成を実現することができ、それによる消費電力の低減を図ることができる。

【0203】また、上り信号においては、ユーザ（移動局）毎に個別のAFCによる周波数オフセットの補償が行えるので、受信品質を向上させることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1に係るOFDMA信号伝送装置における送信部のブロック図

【図2】実施の形態1のOFDMA信号伝送装置におけるサブキャリア割り当ての第1の例を示すサブキャリア割当図

【図3】実施の形態2のOFDMA信号伝送装置におけるサブキャリア割り当ての第2の例を示すサブキャリア割当図

【図4】本発明の実施の形態2に係るOFDMA信号伝送装置における送信部のブロック図

【図5】本発明の実施の形態3に係るOFDMA信号伝送装置における送信部のブロック図

【図6】実施の形態3の動作説明のための有効シンボルの構成図

【図7】本発明の実施の形態4に係るOFDMA信号伝

送装置における受信部のブロック図

【図8】本発明の実施の形態5に係るOFDMA信号伝送装置における送信部のブロック図

【図9】実施の形態5のOFDMA信号伝送装置におけるサブキャリア割り当ての例を示すサブキャリア割当図

【図10】本発明の実施の形態5に係るOFDMA信号伝送装置における受信部のブロック図

【図11】本発明の実施の形態6に係るOFDMA信号伝送装置における送信部のブロック図

【図12】実施の形態6のOFDMA信号伝送装置におけるサブキャリア割り当ての例を示すサブキャリア割当図

【図13】本発明の実施の形態7に係るOFDMA信号伝送装置における送信部のブロック図

【図14】本発明の実施の形態8に係るOFDMA信号伝送装置における受信部のブロック図

【図15】本発明の実施の形態9に係るOFDMA信号伝送装置における受信部のブロック図

【図16】従来のOFDMA信号伝送装置における送信部のブロック図

【図17】従来のOFDMA信号伝送装置における受信部のブロック図

【符号の説明】

101, 102, 103, 104, 401, 402, 403, 404, 503, 504, 505, 506, 703, 704, 705, 706, 802, 1007, 1008, 1009, 1010, 1101, 1302, 1411, 1412, 1413, 1414, 1415, 1416, 1417, 1418, 1515, 1516, 1517, 1518 シリアル／パラレル変換器

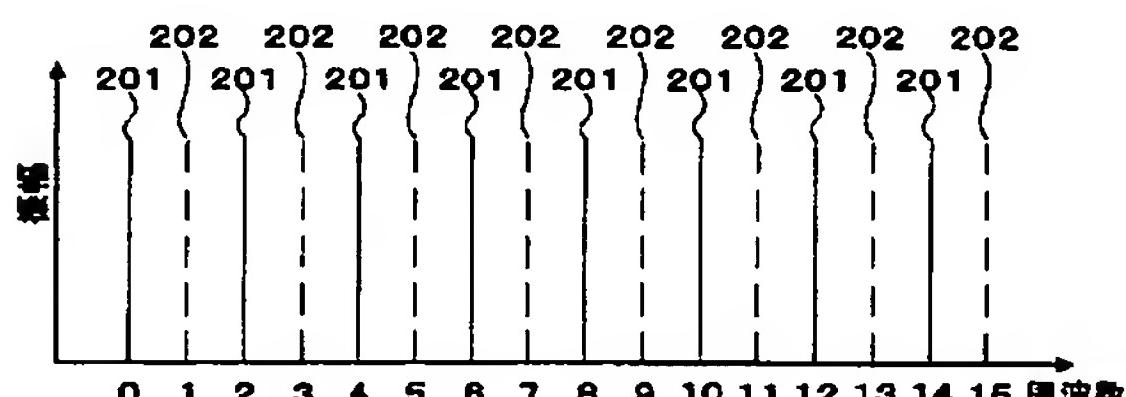
105 並べ替え器

106, 405, 406, 407, 408, 803, 103, 1303 IFFT器

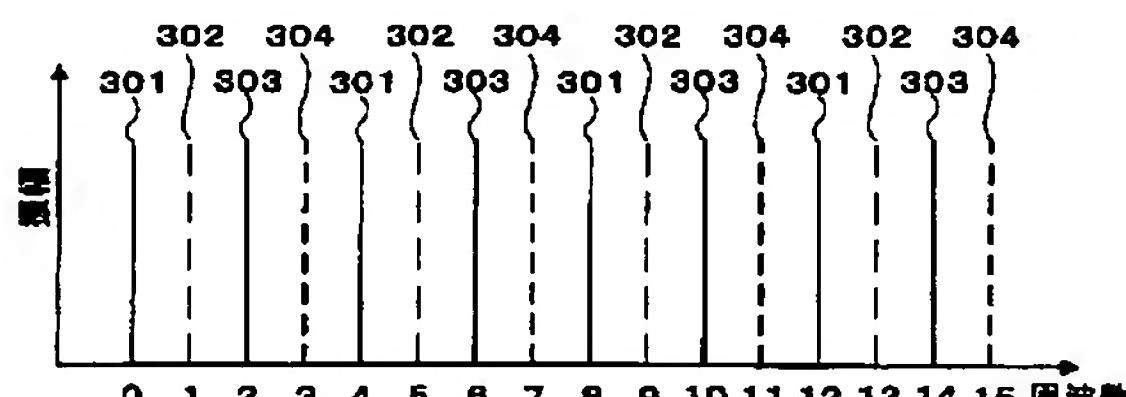
\* 107, 409, 410, 411, 412, 511, 512, 513, 514, 711, 712, 713, 714, 804, 1015, 1016, 1017, 1018, 1104, 1304, 1427, 1428, 1429, 1430, 1431, 1432, 1433, 1434, 1523, 1524, 1525, 1526 パラレル／シリアル変換器  
108, 413, 414, 415, 416, 805, 1105 D/A変換・直交変調器  
10 421, 1108 混合器  
502, 702, 1002, 1402, 1502 直交復調・A/D変換器  
507, 508, 509, 510, 707, 708, 709, 710, 1011, 1012, 1013, 1014, 1419, 1420, 1421, 1422, 1423, 1424, 1425, 1426, 1519, 1520, 1521, 1522 FFT器  
515, 721, 722, 723, 1435, 1436, 1437, 1438, 1511, 1512, 151 20 3, 1514 合成器  
715, 716, 717 誤り検出器  
718, 719, 720 スイッチ  
724 選択器  
1003, 1004, 1005, 1006, 1403, 1404, 1405, 1406, 1407, 1408, 1409, 1410, 1503, 1504, 1505, 1506, 1507, 1508, 1509, 1510 周波数変換・低域フィルタ  
1106, 1107, 1308 直交変調器  
30 1305 周波数変換器  
1306 加算器  
1307 D/A変換器

\*

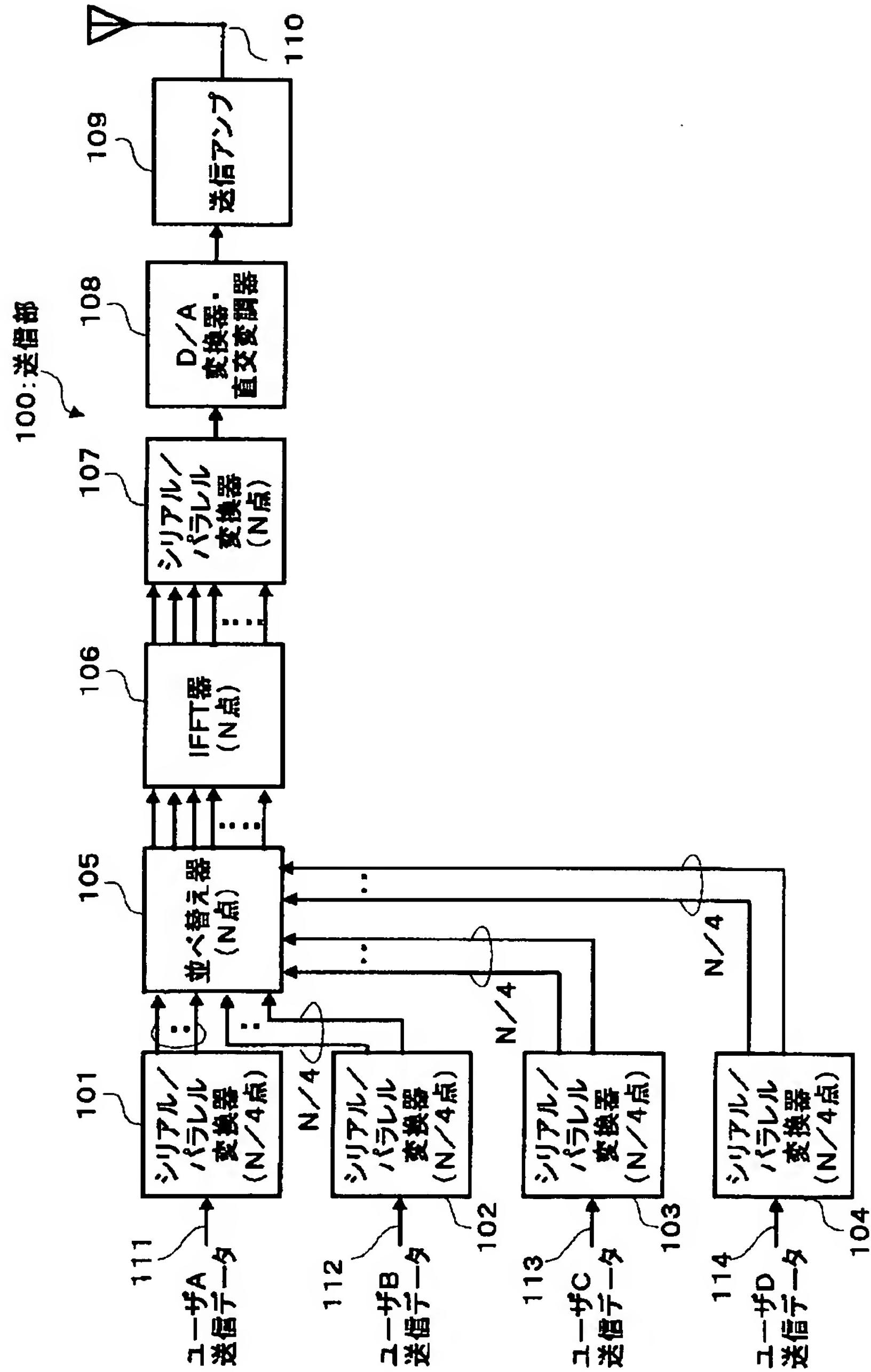
【図2】



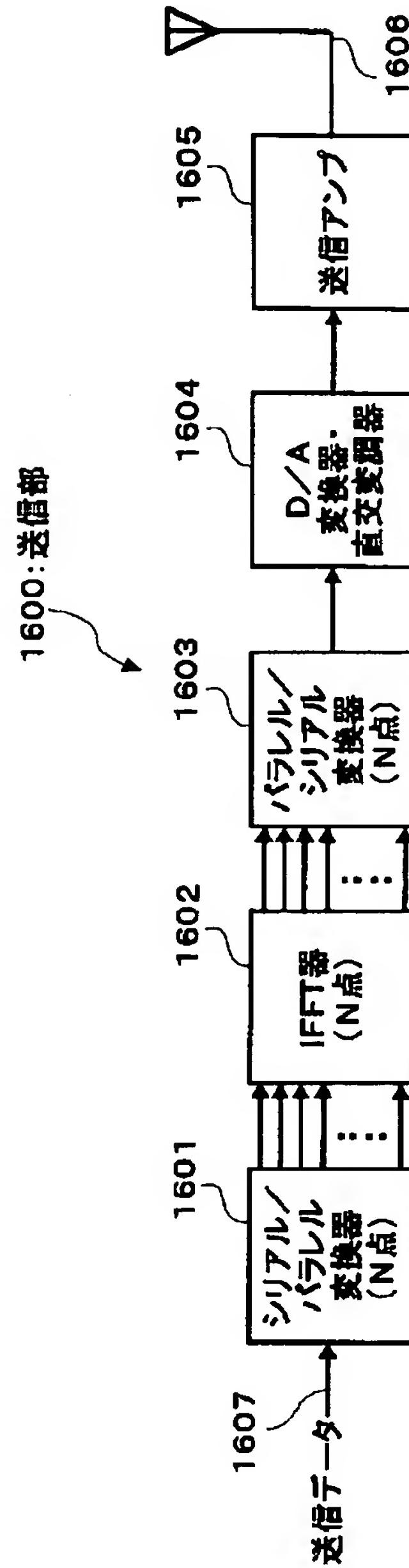
【図3】



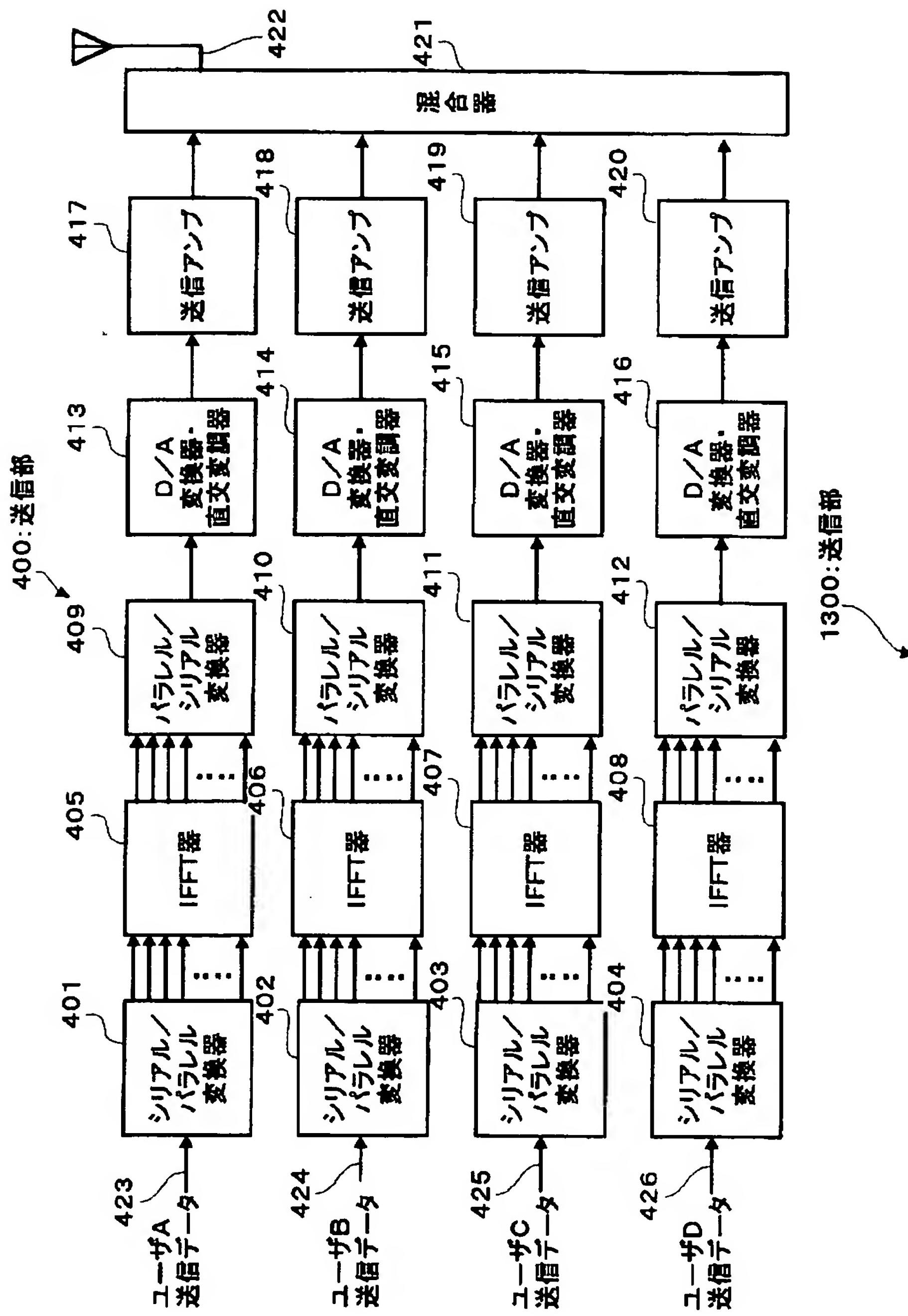
【図1】



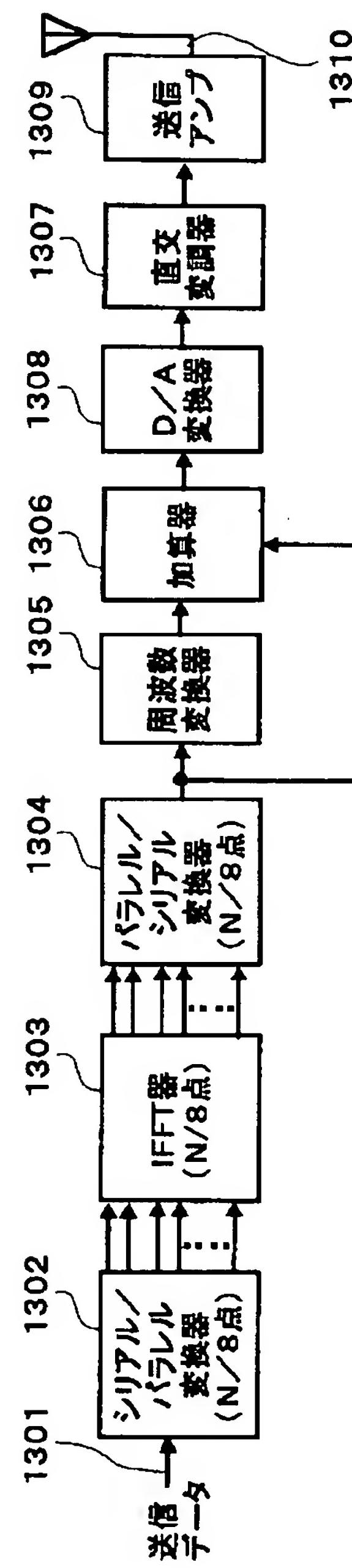
【図16】



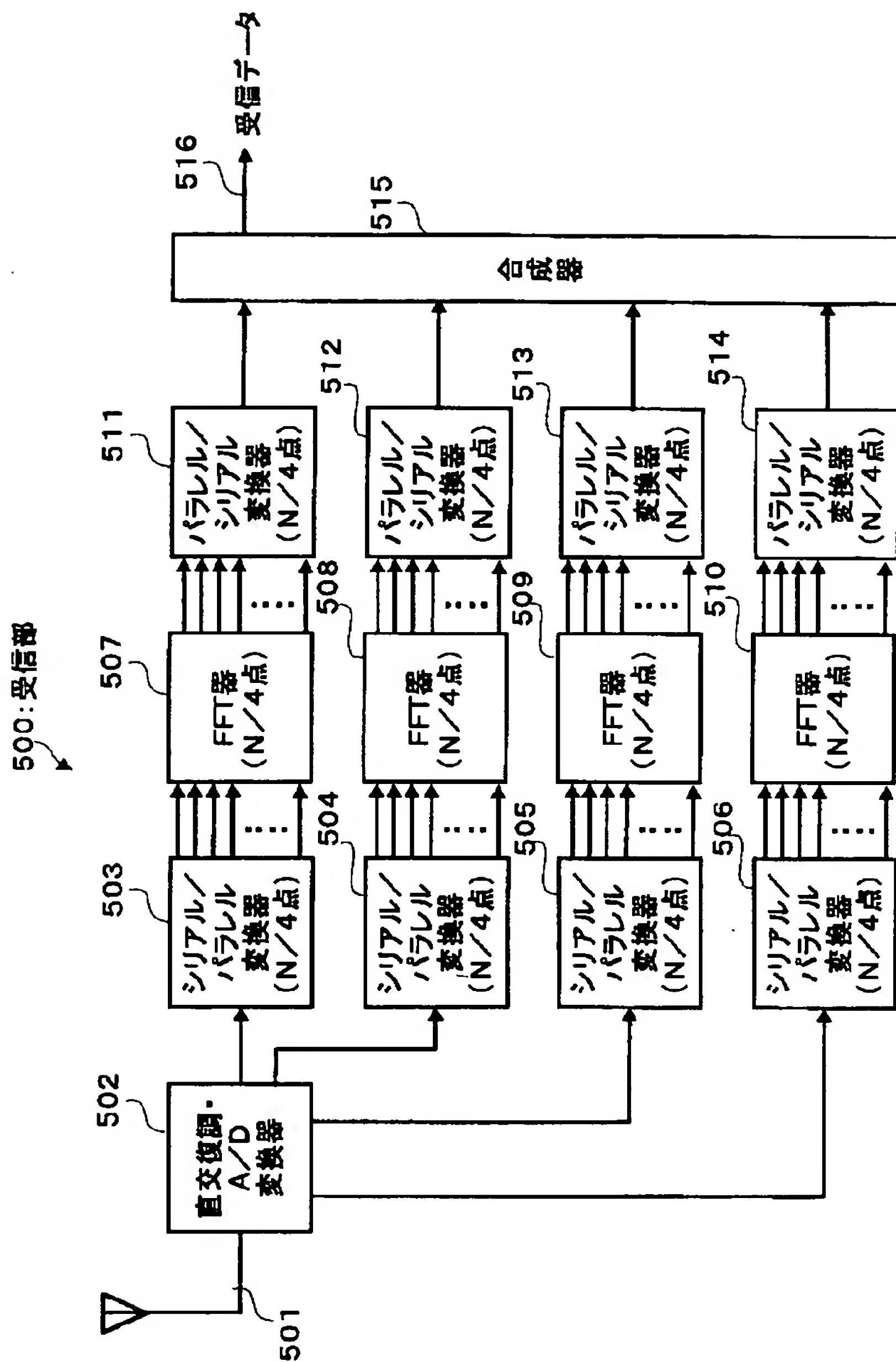
〔図4〕



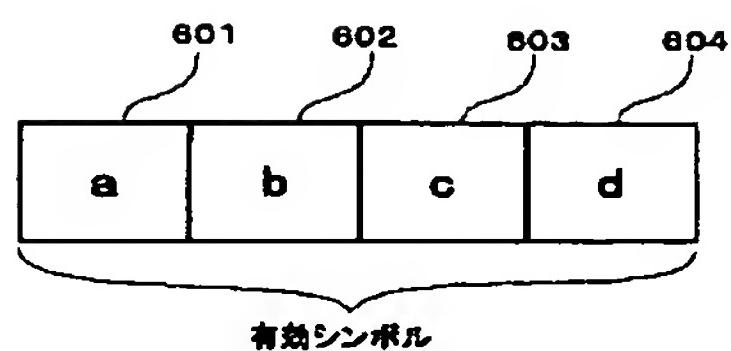
〔図13〕



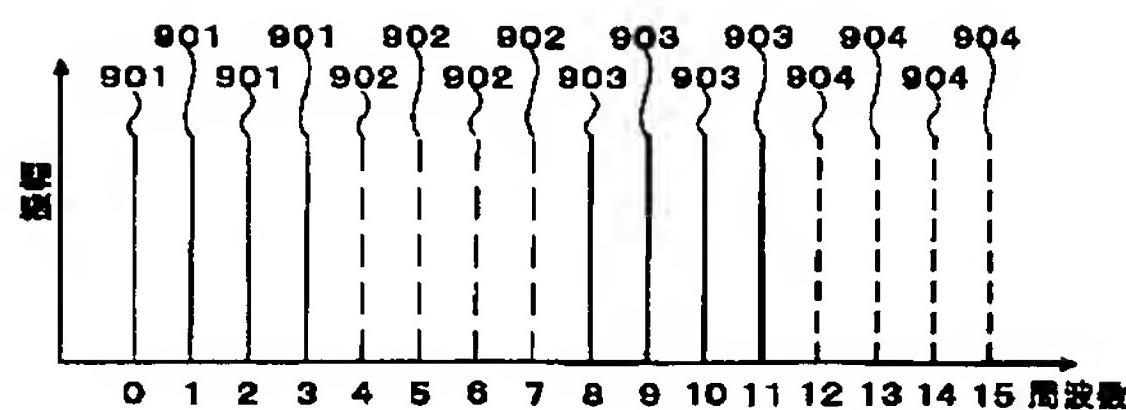
〔図5〕



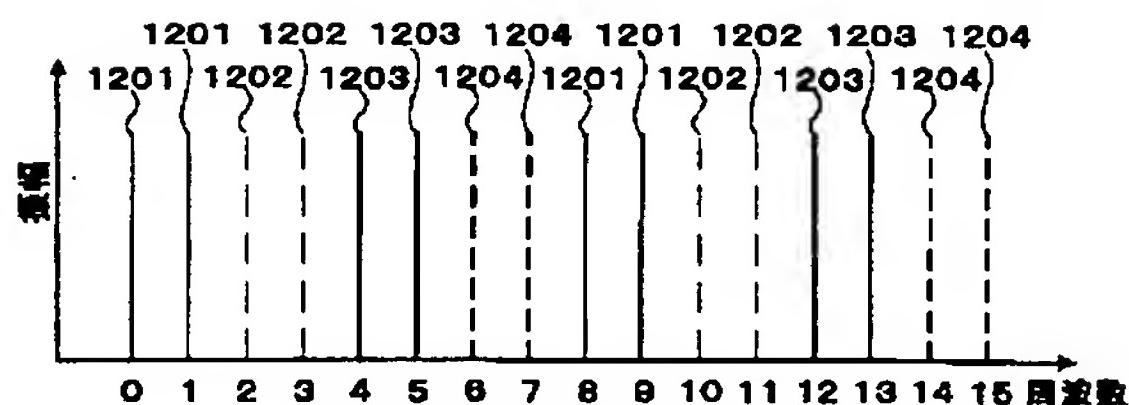
【図6】



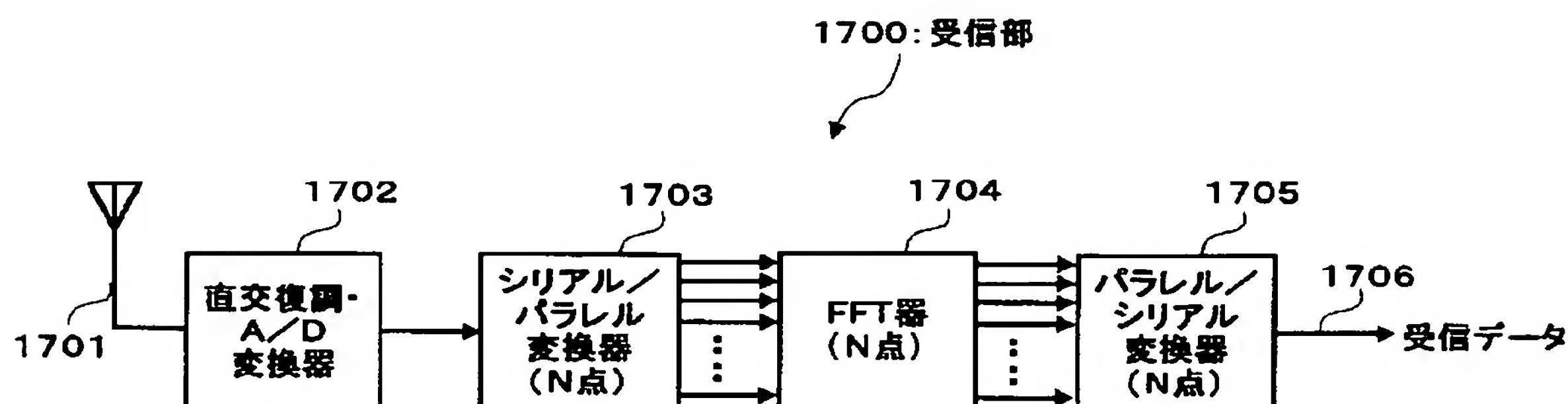
【図9】



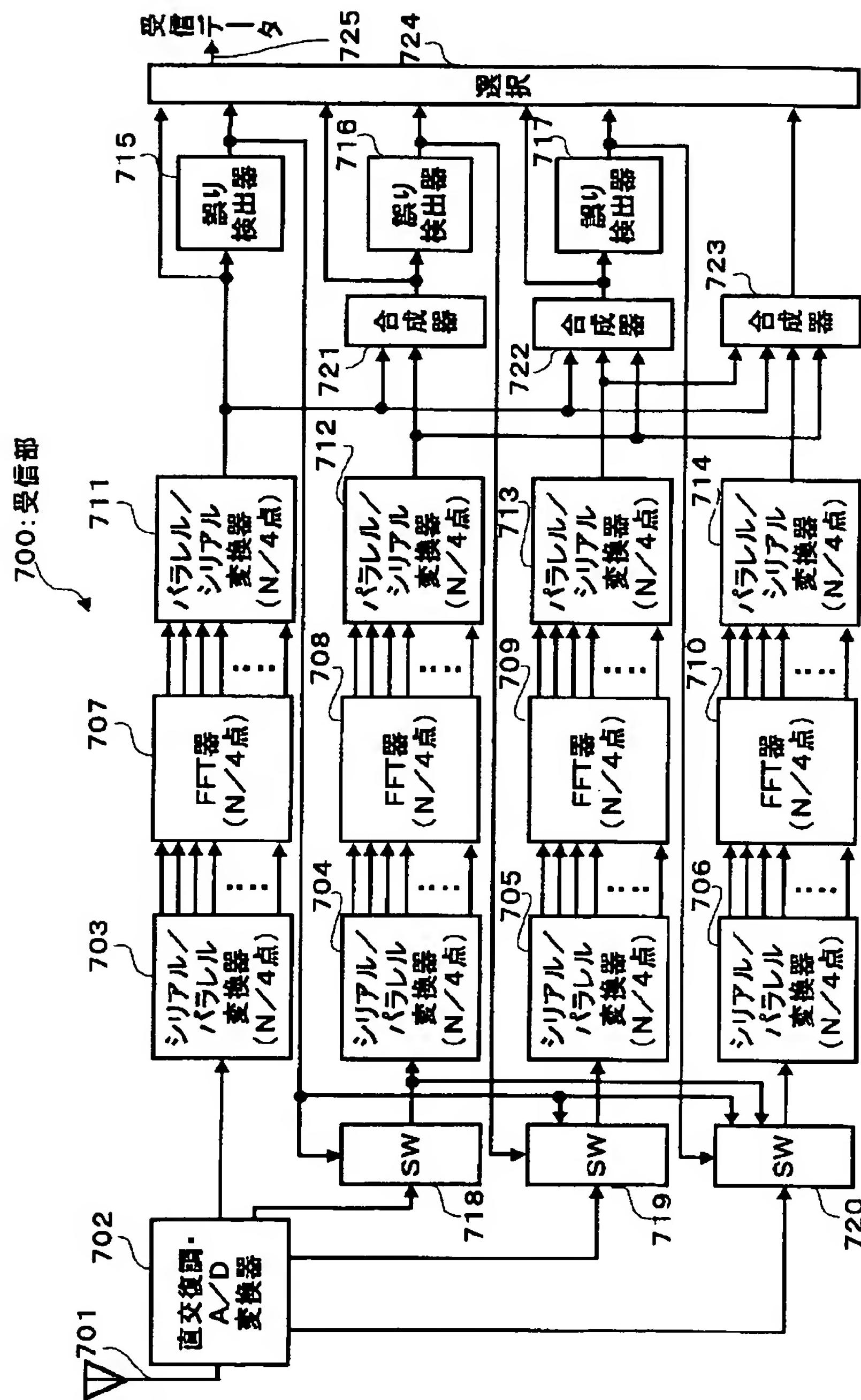
【図12】



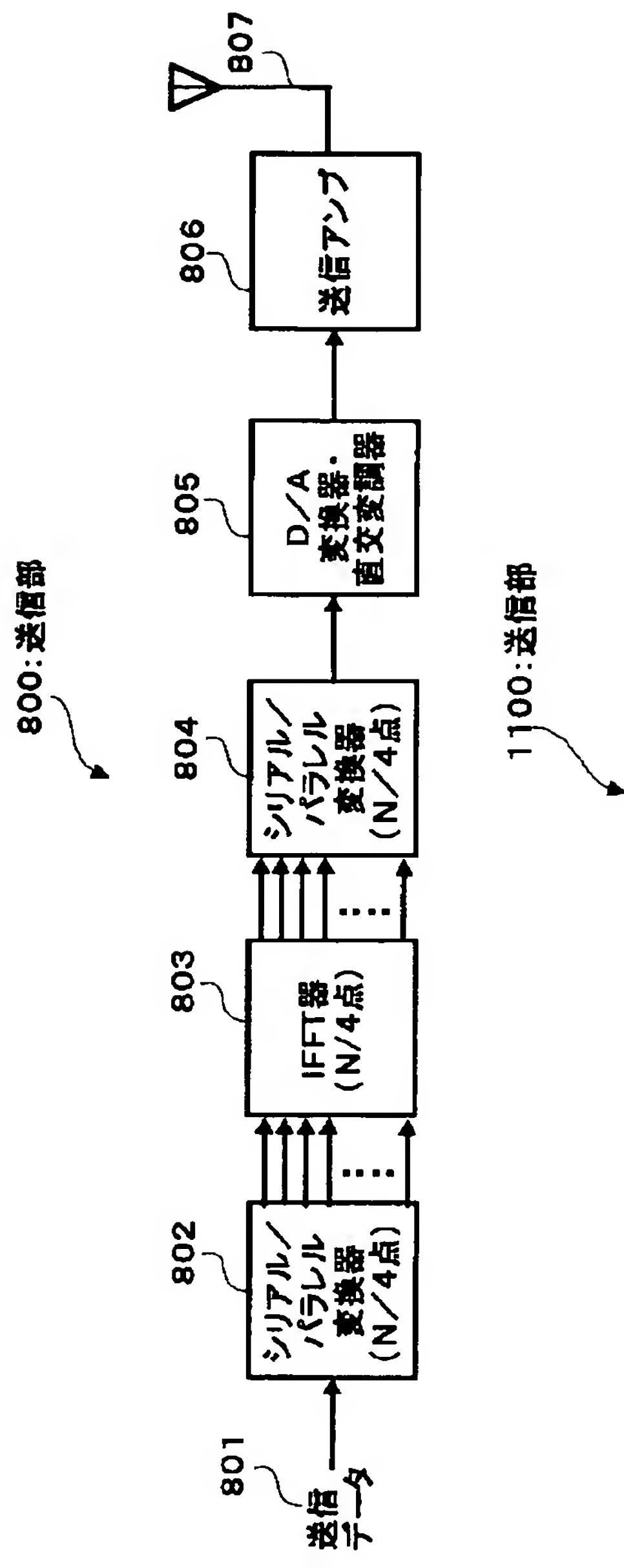
【図17】



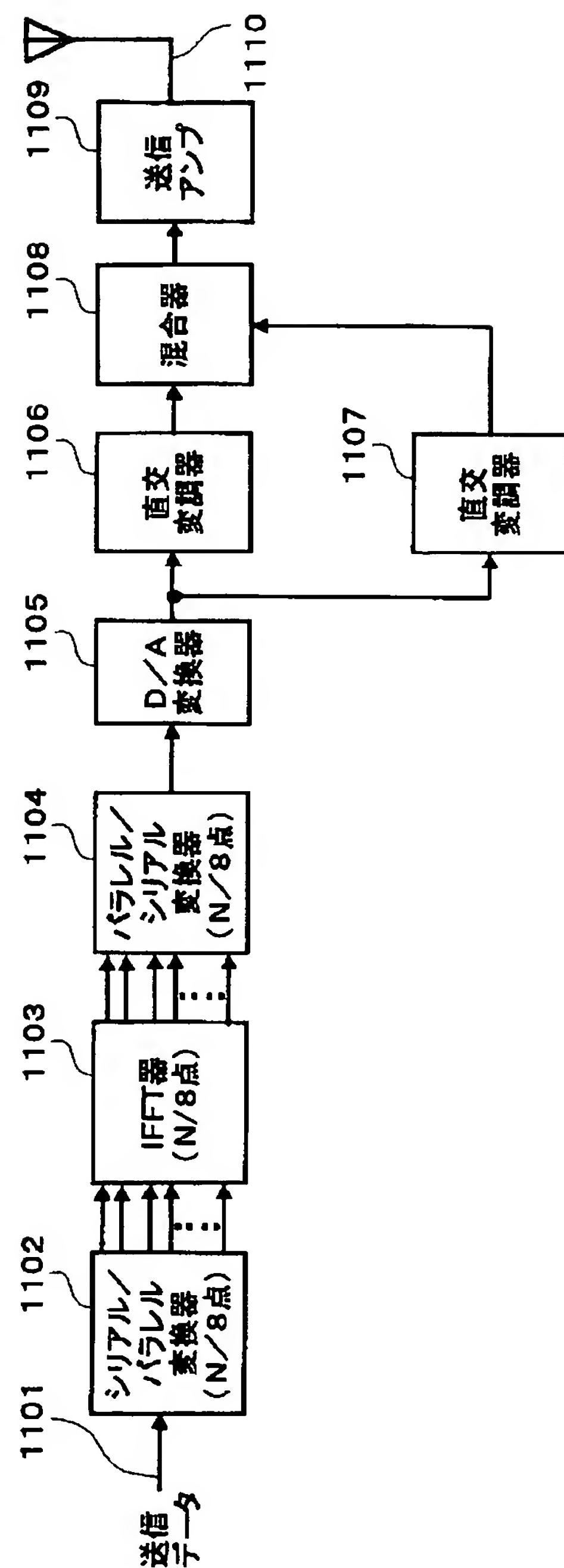
[図7]



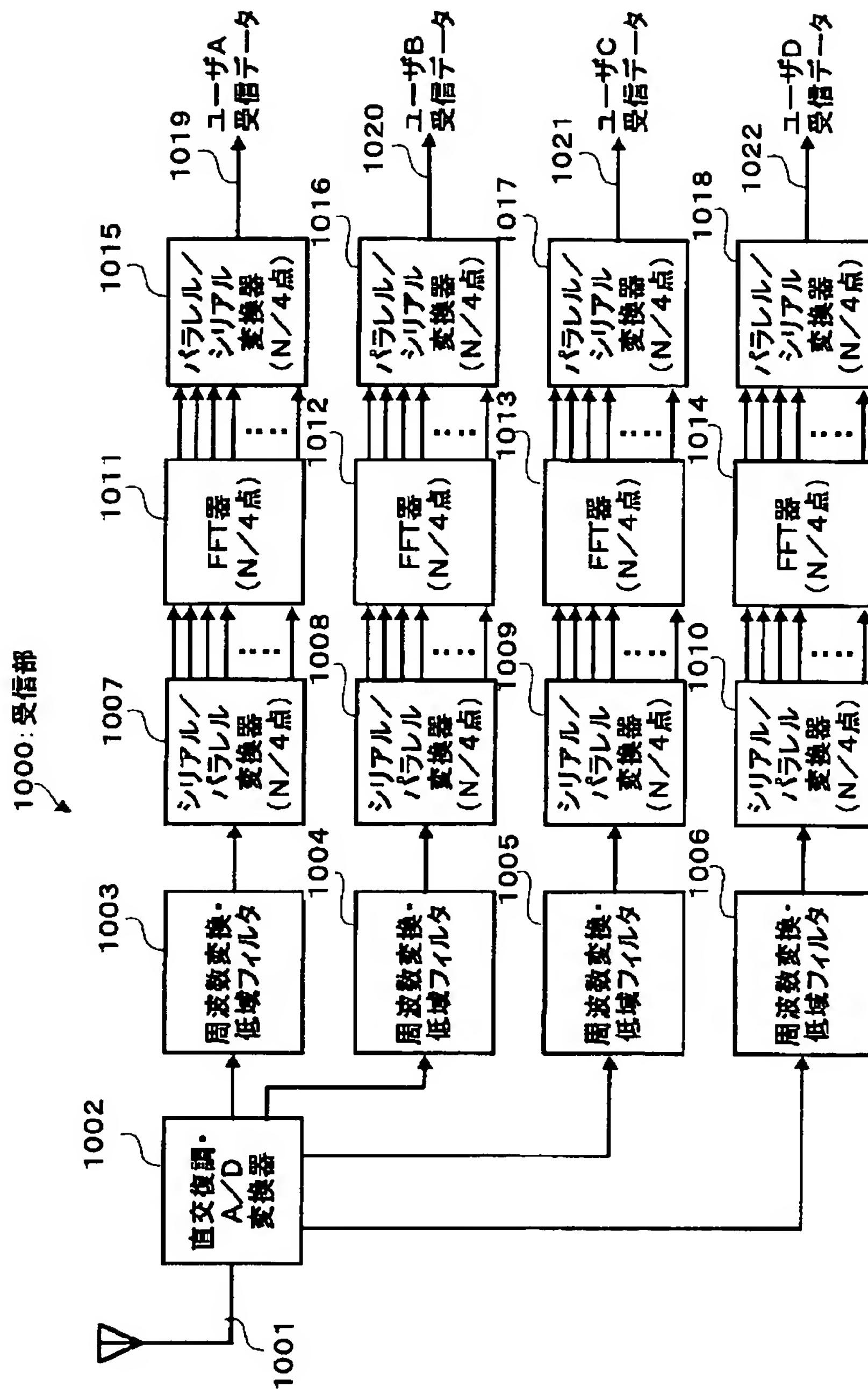
【図8】



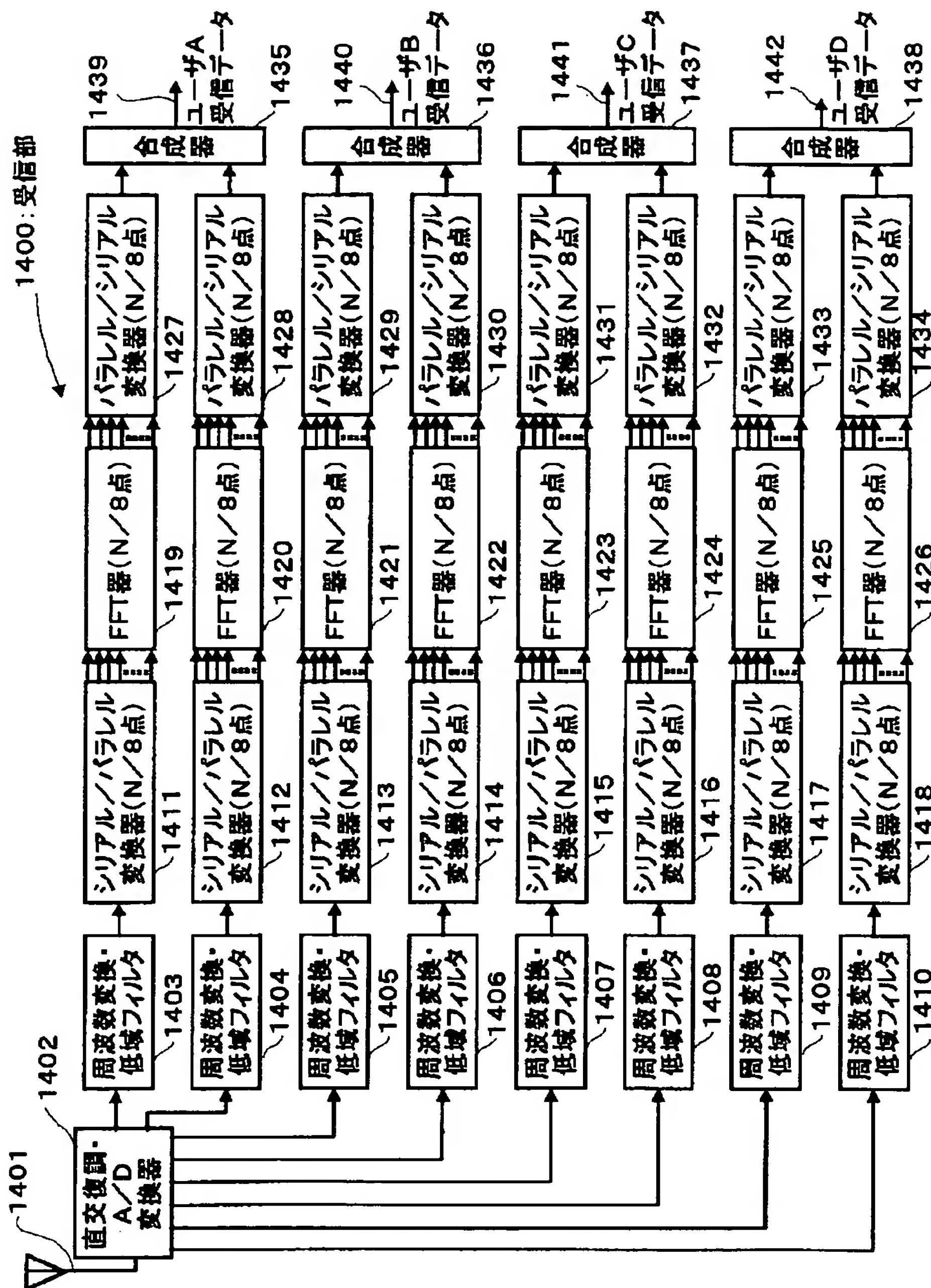
【図11】



〔図10〕



〔図14〕



【図15】

